

表示装置及びその駆動方法

発明の背景

発明の分野：

- 5 本発明は、複数の画素に応じて配列された複数の電子放出素子に対してそれぞれ画素信号を供給することで画像表示を行う表示装置及びその駆動方法に関する。

関連する技術の記述：

- 近時、電子放出素子は、カソード電極及びアノード電極を有し、フィールドエ
ミッションディスプレイ（FED）やバックライトのような種々のアプリーケーシ
10 ョンに適用されている。FEDに適用する場合、複数の電子放出素子を二次元的
に配列し、これら電子放出素子に対する複数の蛍光体を、所定の間隔をもってそ
れぞれ配置するようにしている。

- この電子放出素子の従来例としては、例えば以下に示す文献1～5がある。ま
た、エミッタとなる物質を誘電体で構成し、該誘電体からの電子放出に関して、
15 以下の文献6～8にて諸説が述べられている。

[文献1]

特開平1-311533号公報

[文献2]

特開平7-147131号公報

- 20 [文献3]

特開2000-285801号公報

[文献4]

特公昭46-20944号公報

[文献5]

- 25 特公昭44-26125号公報

[文献6]

安岡、石井著「強誘電体陰極を用いたパルス電子源」応用物理第68巻第5号
、p. 546～550（1999）

[文献7]

V.F.Puchkarev, G.A.Mesyats, On the mechanism of emission from the ferroelectric ceramic cathode, J.Appl.Phys., vol. 78, No. 9, 1 November, 1995, p. 5633-5637

〔文献8〕

- 5 H.Riege, Electron emission from ferroelectrics - a review, Nucl. Instr. and Meth. A340, p. 80-89 (1994)

ところで、電子放出素子にて構成された画素を用いて表示装置を構成する場合、多数の画素をマトリックス状に配列し、パッシブマトリックス駆動方式や、アクティブマトリックス駆動方式等で駆動表示することが考えられる。

- 10 そして、このような場合に、画素を発光させるには、電子放出素子に高電圧を印加する必要がある。そのことから、画素への走査時に発光を行わせる場合、1つの画像を表示させる期間（例えば1フレーム）にわたって高電圧を印加する必要がある、消費電力が大きくなるという問題がある。また、各電子放出素子を選択する回路並びに選択された電子放出素子に画素信号を供給する回路もそれぞれ
15 高電圧に対応した回路にする必要がある。

また、非選択行の画素が、選択行の画素に供給される信号の影響を受けることが多く、これは、消費電力が増大につながる。また、各画素でのメモリ効果（電子放出素子での電荷の蓄積）がないことから、高輝度、高コントラスト化に不利になる。

20

発明の概要

本発明はこのような課題を考慮してなされたものであり、低消費電力を図ることができ、しかも、低電圧駆動が可能な表示装置及びその駆動方法を提供することを目的とする。

- 25 また、本発明の他の目的は、上述の事項に加えて、非選択状態の画素が、選択状態の画素への信号によって影響を受けることなく、各画素でのメモリ効果を実現でき、高輝度、高コントラスト化を図ることができる表示装置及びその駆動方法を提供することにある。

本発明に係る表示装置は、複数の画素に応じて配列された複数の電子放出素子

を有し、各電子放出素子からの電子放出によって画像表示を行う表示装置において、第1の期間に、全ての前記電子放出素子に必要な電荷を蓄積し、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して電子放出に必要な電圧を印加して、発光対象の画素に対応した複数の電子放出素子から電子を放出させて、前記発光対象の画素を発光させることを特徴とする。

また、本発明に係る表示装置の駆動方法は、複数の画素に応じて配列された複数の電子放出素子を有し、各電子放出素子からの電子放出によって画像表示を行う表示装置の駆動方法において、第1の期間に、全ての前記電子放出素子に必要な電荷を蓄積させるステップと、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して電子放出に必要な電圧を印加して、発光対象の画素に対応した複数の電子放出素子から電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする。

なお、1画素当たり1つの電子放出素子を割り当ててもよいし、1画素当たり複数の電子放出素子を割り当てるようにしてもよい。

通常、電子放出素子で画素を構成した場合、画素を発光させるには、電子放出素子に高電圧を印加する必要がある。そのことから、画素への走査時に発光を行わせる場合、1つの画像を表示させる期間（例えば1フレーム）にわたって高電圧を印加する必要がある、消費電力が大きくなるという問題がある。また、各容量性素子を選択し、画素信号を供給する回路も高電圧に対応した回路にする必要がある。

しかし、この発明では、全ての電子放出素子に電荷を蓄積した後に、全ての電子放出素子に放出電圧を印加して、発光対象の電子放出素子に対応する画素を発光させるというものである。

しかも、電子放出素子に電荷を蓄積する期間（第1の期間）と、発光対象の画素に対応する電子放出素子から電子放出させる期間（第2の期間）とを分離したため、各電子放出素子にそれぞれ輝度レベルに応じた電圧（蓄積電圧や放出電圧）を印加するための回路の低電圧駆動を図ることができる。

以下、本発明に係る表示装置を実現させるための具体的な駆動方法について説明する。

5 5 先ず、第1の駆動方法は、1枚の画像の表示期間を1フレームとしたとき、該1フレーム内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、前記第1の期間に、全ての前記電子放出素子を走査して、発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた蓄積電圧を印加することにより、前記発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた量の電荷を蓄積させ、前記第1の期間後の第2の期間に、全ての電子放出素子に一定の放出電圧を印加して、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ対応する画素の輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるというものである。

15 第2の駆動方法は、1枚の画像の表示期間を1フレームとし、該1フレームを複数の分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における1つの前記分割期間を1つのサブフィールドとしたとき、該1つのサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、前記第1の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に一定の蓄積電圧を印加することにより、前記発光対象の前記電子放出素子に一定量の電荷を蓄積させ、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた放出電圧を印加して、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるというものである。

25 第3の駆動方法は、1枚の画像の表示期間を1フレームとし、該1フレームを複数の分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における1つの前記分割期間を1つのサブフィールドとしたとき、該1つのサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、前記第1の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた蓄積電圧を印加することにより、前記発光対象の前記電子放出素子にそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電荷を蓄積させ

、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して一定の放出電圧を印加して、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるというものである。

- 5 第4の駆動方法は、1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ同じ場合における1つの前記分割期間を1つのリニアサブフィールドとしたとき、該1つのリニアサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、前記第1の期間に、全ての前記電子放出素子を走査して、当該リニアサブフィールドにおいて発光対象の前記電子放出素子に対してそれぞれ一定の蓄積電圧を印加することにより、当該リニアサブフィールドにおいて発光対象の前記電子放出素子にそれぞれ一定量の電荷を蓄積させ、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して一定の放出電圧を印加して、当該リニアサブフィールドにおいて発光対象の画素に対応した前記複数の電子放出素子
10 から一定量の電子を放出させて、前記発光対象の画素を発光させるというものである。

- 第5の駆動方法は、1枚の画像の表示期間を1フレームとしたとき、該1フレーム内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、前記第1の期間に、全ての前記電子放出素子に一定の蓄積電圧を印加して、全
20 ての前記電子放出素子に一定量の電荷を蓄積させ、前記第1の期間後の第2の期間に、全ての前記電子放出素子を走査して、発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた放出電圧を印加することにより、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ対応する画素の輝度レベルに応じた量の電子を放出させて、前記発光対象の画素
25 を発光させるというものである。

 第6の駆動方法は、1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における1つの前記分割期間を1つのサブフィールドとしたとき、該1つのサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に

、前記第1の期間に、全ての前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた蓄積電圧を印加して、全ての前記電子放出素子にそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電荷を蓄積させ、前記第1の期間後の第2の期間に、全ての前記電子放出素子
5 を走査して、発光対象の前記電子放出素子に一定の放出電圧を印加することにより、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるというものである。

第7の駆動方法は、1枚の画像の表示期間を1フレームとし、該1フレームを
10 複数の分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における1つの前記分割期間を1つのサブフィールドとしたとき、該1つのサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、前記第1の期間に、全ての前記電子放出素子に一定の蓄積電圧を印加して、全ての前記電子放出素子に一定量の電荷を蓄積させ、前記第1の期間後の第2の期
15 間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた放出電圧を印加することにより、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるというものである。

第8の駆動方法は、1枚の画像の表示期間を1フレームとし、該1フレームを
20 複数の分割し、これら複数の分割期間の輝度レベルがそれぞれ同じ場合における1つの前記分割期間を1つのリニアサブフィールドとしたとき、該1つのリニアサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、前記第1の期間に、全ての前記電子放出素子に対して一定の蓄積電
25 圧を印加して、当該リニアサブフィールドにおいて発光対象の前記電子放出素子にそれぞれ一定量の電荷を蓄積させ、前記第1の期間後の第2の期間に、全ての前記電子放出素子を走査して、当該リニアサブフィールドにおいて発光対象の前記電子放出素子に対してそれぞれ一定の放出電圧を印加することにより、当該リニアサブフィールドにおいて発光対象の画素に対応した前記複数の電子放出素子

から一定量の電子を放出させて、前記発光対象の画素を発光させるというものである。

これらの駆動方法において、特に、第1、第3、第4及び第6の駆動方法においては、パルス振幅が一定のパルス信号を生成し、前記第1の期間に、前記パルス信号を振幅変調して前記蓄積電圧を生成するようにしてもよいし、前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、前記第1の期間に、前記パルス信号をパルス幅変調して前記蓄積電圧を生成するようにしてもよい。

また、上述した各種駆動方法において、特に、第2、第5、第7及び第8の駆動方法においては、パルス振幅が一定のパルス信号を生成し、前記第2の期間に、前記パルス信号を振幅変調して前記放出電圧を生成するようにしてもよいし、前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、前記第2の期間に、前記パルス信号をパルス幅変調して前記放出電圧を生成するようにしてもよい。

また、使用する電子放出素子が、一方向への電界の印加によって電子が蓄積された状態（第1の状態）に変化し、前記第1の状態から他方向への電界の印加によって電子が放出される状態（第2の状態）に変化する特性を有する場合に、非選択状態にある電子放出素子に対して、前記第1の状態となる電圧から前記第2の状態の直前の状態となる電圧までの間に含まれる任意の電圧を印加するように駆動制御することが好ましい。この場合、非選択状態の画素が、選択状態の画素への信号によって影響を受けることなく、各画素でのメモリ効果を実現でき、高輝度、高コントラスト化を図ることができる。

以上説明したように、本発明に係る表示装置及びその駆動方法によれば、低消費電力を図ることができ、しかも、低電圧駆動が可能となる。

また、非選択状態の画素が、選択状態の画素への信号によって影響を受けることなく、各画素でのメモリ効果を実現でき、高輝度、高コントラスト化を図ることができる。

添付した図面と協同する次の好適な実施の形態例の説明から、上記の目的及び他の目的、特徴及び利点がより明らかになるであろう。

図面の簡単な説明

図 1 は、本実施の形態に係る表示装置の表示部と駆動回路を示すブロック図である。

図 2 A ～ 図 2 C は、振幅変調回路によるパルス信号の振幅変調を示す波形図である。

図 3 は、変形例に係る信号供給回路を示すブロック図である。

図 4 A ～ 図 4 C は、パルス幅変調回路によるパルス信号のパルス幅変調を示す波形図である。

図 5 は、本実施の形態に係る表示装置で使用される電子放出素子の電圧－電荷量特性（電圧－分極量特性）を示す図である。

図 6 は、本実施の形態に係る表示装置で使用される電子放出素子を一部省略して示す断面図である。

図 7 は、電子放出素子の要部を拡大して示す断面図である。

図 8 は、上部電極に形成された貫通部の形状の一例を示す平面図である。

図 9 は、上部電極上へのコレクタ電極、蛍光体及び透明板の 1 つの配置例を示す構成図である。

図 10 は、上部電極上へのコレクタ電極、蛍光体及び透明板の他の配置例を示す構成図である。

図 11 A は、図 5 のポイント p 1 での状態を示す説明図である。

図 11 B は、図 5 のポイント p 2 での状態を示す説明図である。

図 11 C は、図 5 のポイント p 2 からポイント p 3 に至るまでの状態を示す説明図である。

図 12 A は、図 5 のポイント p 3 からポイント p 4 に至るまでの状態を示す説明図である。

図 12 B は、図 5 のポイント p 4 に至る直前の状態を示す説明図である。

図 12 C は、図 5 のポイント p 4 からポイント p 6 に至るまでの状態を示す説明図である。

図 13 A は、図 2 A 又は図 4 A における電圧 V_s 1 が印加されたときのヒステリシス曲線を示す図である。

図13Bは、図2B又は図4Bにおける電圧 V_{sm} が印加されたときのヒステリシス曲線を示す図である。

図13Cは、図2C又は図4Cにおける電圧 V_{sh} が印加されたときのヒステリシス曲線を示す図である。

- 5 図14Aは、第1の実験例（電子放出素子の電子の放出状態をみた実験）において使用した書き込みパルスと点灯パルスの波形を示す図である。

図14Bは、第1の実験例において、電子放出素子からの電子放出の状態を受光素子の検出電圧波形で示す図である。

- 10 図15は、第2～第4の実験例で使用した書き込みパルスと点灯パルスの波形を示す図である。

図16は、第2の実験例（電子放出素子の電子の放出量が書き込みパルスの振幅によってどのように変化するかをみた実験）の結果を示す特性図である。

図17は、第3の実験例（電子放出素子の電子の放出量が点灯パルスの振幅によってどのように変化するかをみた実験）の結果を示す特性図である。

- 15 図18は、第4の実験例（電子放出素子の電子の放出量がコレクタ電圧のレベルによってどのように変化するかをみた実験）の結果を示す特性図である。

図19は、電子放出素子における上部電極の底部の断面形状の一例を示す図である。

- 20 図20は、電子放出素子における上部電極の底部の断面形状の他の例を示す図である。

図21は、電子放出素子における上部電極の底部の断面形状のさらに他の例を示す図である。

図22は、上部電極と下部電極間に接続された各種コンデンサの接続状態を示す等価回路図である。

- 25 図23は、上部電極と下部電極間に接続された各種コンデンサの容量計算を説明するための図である。

図24は、本実施の形態に係る電子放出素子の第1の変形例を一部省略して示す平面図である。

図25は、本実施の形態に係る電子放出素子の第2の変形例を一部省略して示

す平面図である。

図 2 6 は、本実施の形態に係る電子放出素子の第 3 の変形例を一部省略して示す平面図である。

図 2 7 は、第 1 の駆動方法を示すタイミングチャートである。

5 図 2 8 は、第 1 の駆動方法での印加電圧関係を示す表図である。

図 2 9 は、第 2 の駆動方法を示すタイミングチャートである。

図 3 0 は、第 2 の駆動方法で使用される信号供給回路の一例を示すブロック図である。

図 3 1 は、第 2 の駆動方法での印加電圧関係を示す表図である。

10 図 3 2 は、第 3 の駆動方法を示すタイミングチャートである。

図 3 3 は、第 3 の駆動方法での印加電圧関係を示す表図である。

図 3 4 は、第 4 の駆動方法を示すタイミングチャートである。

図 3 5 は、第 4 の駆動方法で使用される信号供給回路の一例を示すブロック図である。

15 図 3 6 は、第 4 の駆動方法での印加電圧関係を示す表図である。

図 3 7 は、第 5 の駆動方法を示すタイミングチャートである。

図 3 8 は、第 5 の駆動方法で使用される行選択回路及び信号供給回路の一例を示すブロック図である。

図 3 9 は、第 5 の駆動方法での印加電圧関係を示す表図である。

20 図 4 0 は、第 6 の駆動方法を示すタイミングチャートである。

図 4 1 は、第 6 の駆動方法での印加電圧関係を示す表図である。

図 4 2 は、第 7 の駆動方法を示すタイミングチャートである。

図 4 3 は、第 7 の駆動方法での印加電圧関係を示す表図である。

図 4 4 は、第 8 の駆動方法を示すタイミングチャートである。

25 図 4 5 は、第 8 の駆動方法での印加電圧関係を示す表図である。

好ましい実施の形態例の記述

以下、本発明に係る表示装置及びその駆動方法の実施の形態例を図 1 ～図 4 5 を参照しながら説明する。

本実施の形態に係る表示装置 10 は、図 1 に示すように、多数の電子放出素子 12 が画素に対応してマトリックス状あるいは千鳥状に配列された表示部 14 と、該表示部 14 を駆動するための駆動回路 16 とを有する。この場合、1 画素当たり 1 つの電子放出素子 12 を割り当ててもよいし、1 画素当たり複数の電子放出素子 12 を割り当てるようにしてもよい。この実施の形態では、説明を簡単にするために、1 画素当たり 1 つの電子放出素子 12 を割り当てた場合を想定して説明する。

この駆動回路 16 は、表示部 14 に対して行を選択するための複数の行選択線 18 が配線され、同じく表示部 14 に対して画素信号 S_d を供給するための複数の信号線 20 が配線されている。

さらに、この駆動回路 16 は、行選択線 18 に選択的に選択信号 S_s を供給して、1 行単位に電子放出素子 12 を順次選択する行選択回路 22 と、信号線 20 に平行に画素信号 S_d を出力して、行選択回路 22 にて選択された行（選択行）にそれぞれ画素信号 S_d を供給する信号供給回路 24 と、入力される映像信号 S_v 及び同期信号 S_c に基づいて行選択回路 22 及び信号供給回路 24 を制御する信号制御回路 26 とを有する。

行選択回路 22 及び信号供給回路 24 には電源回路 28（例えば 50 V 及び 0 V）が接続され、特に、行選択回路 22 と電源回路 28 間の負極ラインと GND（グランド）間にパルス電源 30 が接続されている。パルス電源 30 は、後述する電荷蓄積期間 T_d に基準電圧（例えば 0 V）、発光期間 T_h に電圧（例えば -400 V）とされたパルス状の電圧波形を出力する。

行選択回路 22 は、電荷蓄積期間 T_d に、選択行に対して選択信号 S_s を出力し、非選択行に対して非選択信号 S_n を出力する。また、行選択回路 22 は、発光期間 T_h に電源回路 28 からの電源電圧（例えば 50 V）とパルス電源 30 からの電圧（例えば -400 V）が加わった一定電圧（例えば -350 V）を出力する。

信号供給回路 24 は、パルス生成回路 32 と振幅変調回路 34 とを有する。パルス生成回路 32 は、電荷蓄積期間 T_d において、一定のパルス周期で一定の振幅（例えば 50 V）を有するパルス信号 S_p を生成、出力し、発光期間 T_h にお

いて、基準電圧（例えば0 V）を出力する。

振幅変調回路34は、電荷蓄積期間 T_d において、パルス生成回路32からのパルス信号 S_p をそれぞれ選択行に関する画素の輝度レベルに応じて振幅変調し、それぞれ選択行に関する画素の画素信号 S_d として出力し、発光期間 T_h において、パルス生成回路32からの基準電圧をそのまま出力する。これらのタイミング制御並びに選択された複数の画素の輝度レベルの振幅変調回路34への供給は、信号制御回路26を通じて行われる。

例えば図2A～図2Cにおいて3つの例を示すように、輝度レベルが低い場合は、パルス信号 S_p の振幅を低レベル V_{sl} とし（図2A参照）、輝度レベルが中位の場合は、パルス信号 S_p の振幅を中レベル V_{sm} とし（図2B参照）、輝度レベルが高い場合は、パルス信号 S_p の振幅を高レベル V_{sh} とする（図2C参照）。この例では、3つに分けた例を示したが、表示装置10に適用する場合には、パルス信号 S_p を、画素の輝度レベルに応じて、例えば128段階や256段階に振幅変調される。

ここで、信号供給回路24の変形例について図3～図4Cを参照しながら説明する。

変形例に係る信号供給回路24aは、図3に示すように、パルス生成回路36とパルス幅変調回路38とを有する。パルス生成回路36は、電荷蓄積期間 T_d において、電子放出素子12に印加される電圧波形（図4A～図4Cにおいて実線で示す）において、立ち上がり部分の波形が連続的にレベルが変化するパルス信号 S_{pa} （図4A～図4Cにおいて破線で示す）を生成、出力し、発光期間 T_h において、基準電圧を出力する。そして、パルス幅変調回路38は、電荷蓄積期間 T_d において、パルス生成回路36からのパルス信号 S_{pa} のパルス幅 W_p （図4A～図4C参照）をそれぞれ選択行に関する画素の輝度レベルに応じて変調し、それぞれ選択行に関する画素の画素信号 S_d として出力する。発光期間 T_h においてはパルス生成回路36からの基準電圧をそのまま出力する。この場合も、これらのタイミング制御並びに選択された複数の画素の輝度レベルのパルス幅変調回路38への供給は、信号制御回路26を通じて行われる。

例えば図4A～図4Cにおいて3つの例を示すように、輝度レベルが低い場合

は、パルス信号 S_{pa} のパルス幅 W_p を短くして、実質的な振幅を低レベル V_{sl} とし（図 4 A 参照）、輝度レベルが中位の場合は、パルス信号 S_{pa} のパルス幅 W_p を中位の長さにして、実質的な振幅を中位レベル V_{sm} とし（図 4 B 参照）、輝度レベルが高い場合は、パルス信号 S_{pa} のパルス幅 W_p を長くして、実質的な振幅を高レベル V_{sh} とする（図 4 C 参照）。ここでは、3 つの例を示したが、表示装置 10 に適用する場合には、パルス信号 S_{pa} を、画素の輝度レベルに応じて、例えば 128 段階や 256 段階にパルス幅変調される。

次に、好ましい電子放出素子 12 の特性について説明する。この電子放出素子 12 の電子放出部（電子が放出される部分）は、図 5 の電圧-電荷量特性に示すように、真空中において、基準電圧 = 0 (V) を基準とした非対称のヒステリシス曲線を描く。

この特性について説明すると、基準電圧が印加されるポイント p1（初期状態）では、電子放出部に電子がほとんど蓄積されていない状態となっている。その後、負電圧を印加すると、電子放出部における正電荷の量が増し、それに伴って、電子が蓄積されていくこととなる。負電圧のレベルを負方向に大きくしていくと、電子放出部への電子の蓄積に伴って、ある負電圧のポイント p2 において正電荷の量と電子の量が平衡な状態となり、負電圧のレベルを負方向に大きくしていくと、さらに電子の蓄積量が増加し、これに伴って、負電荷の量が正電荷の量よりも多い状態となる。ポイント p3 において電子の蓄積飽和状態となる。

その後、負電圧のレベルを小さくしていき、さらに、基準電圧を超えて正電圧を印加していくと、ポイント p4 において、電子の放出が開始される。この正電圧を正方向に大きくすれば、電子の放出量が増加し、ポイント p5 では、正電荷の量と電子の量が平衡な状態となる。そして、ポイント p6 では、蓄積されていた電子がほとんど放出され、正電荷の量と負電荷の量の差が初期状態とほぼ同じになる。

そして、この特性の特徴ある部分は、以下の点である。

(1) 正電荷の量と電子の量が平衡な状態であるポイント p2 における負電圧を V_1 、ポイント p5 における正電圧を V_2 としたとき、

$$|V_1| < |V_2|$$

である。

(2) より詳しくは、 $1.5 \times |V_1| < |V_2|$ である。

(3) ポイント p 2 における正電荷の量と電子の量の変化の割合を $\Delta Q_1 / \Delta V_1$ 、ポイント p 5 における正電荷の量と電子の量の変化の割合を $\Delta Q_2 / \Delta V_2$ 5 としたとき、

$$(\Delta Q_1 / \Delta V_1) > (\Delta Q_2 / \Delta V_2)$$

である。

(4) 電子が蓄積飽和状態となる電圧を V_3 、電子の放出が開始される電圧を V_4 としたとき、

10
$$1 \leq |V_4| / |V_3| \leq 1.5$$

である。

そして、この特性を満足する電子放出素子 1 2 の一例について図 6 ～ 図 2 6 を参照しながら説明する。

この電子放出素子 1 2 は、図 6 に示すように、誘電体で構成された板状のエミッタ部 (エミッタとなる物質) 4 0 と、該エミッタ部 4 0 の例えば上面に形成され、信号線 2 0 が接続される上部電極 4 2 と、エミッタ部 4 0 の例えば下面に形成され、行選択線 1 8 が接続される下部電極 4 4 とを有する。本例では、上部電極 4 2 に信号線 2 0 を接続し、下部電極 4 4 に行選択線 1 8 を接続したが、逆に、上部電極 4 2 に行選択線 1 8 を接続し、下部電極 4 4 に信号線 2 0 を接続して 20 もよい。

上部電極 4 2 は、エミッタ部 4 0 が露出される複数の貫通部 4 6 を有する。特に、エミッタ部 4 0 の表面は、誘電体の粒界による凹凸 4 8 が形成されており、上部電極 4 2 の貫通部 4 6 は、前記誘電体の粒界における凹部 5 0 に対応した部分に形成されている。図 6 の例では、1 つの凹部 5 0 に対応して 1 つの貫通部 4 6 が形成される場合を示しているが、複数の凹部 5 0 に対応して 1 つの貫通部 4 6 が形成される場合もある。エミッタ部 4 0 を構成する誘電体の粒径は、0.1 μm ～ 10 μm が好ましく、さらに好ましくは 2 μm ～ 7 μm である。図 6 の例では、誘電体の粒径を 3 μm としている。

さらに、この例では、図 7 に示すように、上部電極 4 2 のうち、貫通部 4 6 の

周部 5 2 におけるエミッタ部 4 0 と対向する面 5 2 a が、エミッタ部 4 0 から離間している。つまり、上部電極 4 2 のうち、貫通部 4 6 の周部 5 2 におけるエミッタ部 4 0 と対向する面 5 2 a とエミッタ部 4 0 との間にギャップ 5 4 が形成され、上部電極 4 2 における貫通部 4 6 の周部 5 2 が底状（フランジ状）に形成された形となっている。従って、以下の説明では、「上部電極 4 2 の貫通部 4 6 の周部 5 2」を「上部電極 4 2 の底部 5 2」と記す。なお、図 6、図 7、図 9、図 10、図 11 A～図 11 C、図 12 A～図 12 C、図 19～図 21、図 26 の例では、誘電体の粒界の凹凸 4 8 の凸部 5 6 の断面を代表的に半円状で示してあるが、この形状に限るものではない。

10 また、この電子放出素子 1 2 では、上部電極 4 2 の厚み t を、 $0.01\mu\text{m} \leq t \leq 10\mu\text{m}$ とし、エミッタ部 4 0 の上面、すなわち、誘電体の粒界における凸部 5 6 の表面（凹部 5 0 の内壁面でもある）と、上部電極 4 2 の底部 5 2 の下面 5 2 a とのなす角の最大角度 θ を、 $1^\circ \leq \theta \leq 60^\circ$ としている。また、エミッタ部 4 0 の誘電体の粒界における凸部 5 6 の表面（凹部 5 0 の内壁面）と、上部
15 電極 4 2 の底部 5 2 の下面 5 2 a との間の鉛直方向に沿った最大間隔 d を、 $0\mu\text{m} < d \leq 10\mu\text{m}$ としている。

さらに、この電子放出素子 1 2 では、貫通部 4 6 の形状、特に、図 8 に示すように、上面から見た形状は孔 5 8 の形状であって、例えば円形状、楕円形状、トラック状のように、曲線部分を含むものや、四角形や三角形のように多角形状の
20 ものがある。図 8 の例では、孔 5 8 の形状として円形状の場合を示している。

この場合、孔 5 8 の平均径は、 $0.1\mu\text{m}$ 以上、 $10\mu\text{m}$ 以下としている。この平均径は、孔 5 8 の中心を通るそれぞれ異なる複数の線分の長さの平均を示す。

ここで、各構成部材の材料等について説明する。エミッタ部 4 0 を構成する誘
25 電体は、好適には、比誘電率が比較的高い、例えば 1000 以上の誘電体を採用することができる。このような誘電体としては、チタン酸バリウムのほかに、ジルコン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、亜鉛ニオブ酸鉛、マンガンニオブ酸鉛、マグネシウムタンタル酸鉛、ニッケルタンタル酸鉛、アンチモンズ酸鉛、チタン酸鉛、マグネシウムタングステン酸鉛、コバルトニオブ

酸鉛等、又はこれらの任意の組み合わせを含有するセラミックスや、主成分がこれらの化合物を50重量%以上含有するものや、前記セラミックスに対して、さらにランタン、カルシウム、ストロンチウム、モリブデン、タングステン、バリウム、ニオブ、亜鉛、ニッケル、マンガン等の酸化物、もしくはこれらのいずれかの組み合わせ、又は他の化合物を適切に添加したもの等を挙げることができる。

例えば、マグネシウムニオブ酸鉛(PMN)とチタン酸鉛(PT)の2成分系 $n\text{PMN}-m\text{PT}$ (n, m をモル数比とする)においては、PMNのモル数比を大きくすると、キュリー点が下げられて、室温での比誘電率を大きくすることができる。

特に、 $n=0.85\sim 1.0$ 、 $m=1.0-n$ では比誘電率3000以上となり好ましい。例えば、 $n=0.91$ 、 $m=0.09$ では室温の比誘電率15000が得られ、 $n=0.95$ 、 $m=0.05$ では室温の比誘電率20000が得られる。

次に、マグネシウムニオブ酸鉛(PMN)、チタン酸鉛(PT)、ジルコン酸鉛(PZ)の3成分系では、PMNのモル数比を大きくするほかに、正方晶と擬立方晶又は正方晶と菱面体晶のモルフォトロピック相境界(MPB:Morphotropic Phase Boundary)付近の組成とすることが比誘電率を大きくするのに好ましい。例えば、 $\text{PMN}:\text{PT}:\text{PZ}=0.375:0.375:0.25$ にて比誘電率5500、 $\text{PMN}:\text{PT}:\text{PZ}=0.5:0.375:0.125$ にて比誘電率4500となり、特に好ましい。さらに、絶縁性が確保できる範囲内でこれらの誘電体に白金のような金属を混入して、誘電率を向上させるのが好ましい。この場合、例えば、誘電体に白金を重量比で20%混入させるとよい。

また、エミッタ部40は、上述したように、圧電/電歪層や反強誘電体層等を用いることができるが、エミッタ部40として圧電/電歪層を用いる場合、該圧電/電歪層としては、例えば、ジルコン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、亜鉛ニオブ酸鉛、マンガンニオブ酸鉛、マグネシウムタンタル酸鉛、ニッケルタンタル酸鉛、アンチモンスズ酸鉛、チタン酸鉛、チタン酸バリウム、マグネシウムタングステン酸鉛、コバルトニオブ酸鉛等、又はこれらのいず

れかの組み合わせを含有するセラミックスが挙げられる。

主成分がこれらの化合物を50重量%以上含有するものであってもよいことはいうまでもない。また、前記セラミックスのうち、ジルコン酸鉛を含有するセラミックスは、エミッタ部40を構成する圧電/電歪層の構成材料として最も使用

5 頻度が高い。

また、圧電/電歪層をセラミックスにて構成する場合、前記セラミックスに、さらに、ランタン、カルシウム、ストロンチウム、モリブデン、タングステン、バリウム、ニオブ、亜鉛、ニッケル、マンガン等の酸化物、もしくはこれらのい

10 ずれかの組み合わせ、又は他の化合物を、適宜、添加したセラミックスを用いてもよい。また、前記セラミックスに SiO_2 、 CeO_2 、 $\text{Pb}_5\text{Ge}_3\text{O}_{11}$ もしくはこれらのいずれかの組み合わせを添加したセラミックスを用いてもよい。具体的には、PT-PZ-PMN系圧電材料に SiO_2 を0.2wt%、もしくは CeO_2 を0.1wt%、もしくは $\text{Pb}_5\text{Ge}_3\text{O}_{11}$ を1~2wt%添加した材料が好ましい。

15 例えば、マグネシウムニオブ酸鉛とジルコン酸鉛及びチタン酸鉛とからなる成分を主成分とし、さらにランタンやストロンチウムを含有するセラミックスを用いることが好ましい。

圧電/電歪層は、緻密であっても、多孔質であってもよく、多孔質の場合、その気孔率は40%以下であることが好ましい。

20 エミッタ部40として反強誘電体層を用いる場合、該反強誘電体層としては、ジルコン酸鉛を主成分とするもの、ジルコン酸鉛とスズ酸鉛とからなる成分を主成分とするもの、さらにはジルコン酸鉛に酸化ランタンを添加したもの、ジルコン酸鉛とスズ酸鉛とからなる成分に対してジルコン酸鉛やニオブ酸鉛を添加したものが望ましい。

25 また、この反強誘電体層は、多孔質であってもよく、多孔質の場合、その気孔率は30%以下であることが望ましい。

さらに、エミッタ部40にタンタル酸ビスマス酸ストロンチウム($\text{SrBi}_2\text{Ta}_2\text{O}_9$)を用いた場合、分極反転疲労が小さく好ましい。このような分極反転疲労が小さい材料は、層状強誘電体化合物で、 $(\text{BiO}_2)^{2+}(\text{A}_{m-1}\text{B}_m\text{O}_{3m+1})$

1) 3^- という一般式で表される。ここで、金属Aのイオンは、 Ca^{2+} 、 Sr^{2+} 、 Ba^{2+} 、 Pb^{2+} 、 Bi^{3+} 、 La^{3+} 等であり、金属Bのイオンは、 Ti^{4+} 、 Ta^{5+} 、 Nb^{5+} 等である。

5 また、圧電／電歪／反強誘電体セラミックスに、例えば鉛ホウケイ酸ガラス等のガラス成分や、他の低融点化合物（例えば酸化ビスマス等）を混ぜることによって、焼成温度を下げることができる。

また、圧電／電歪／反強誘電体セラミックスで構成する場合、その形状はシート状の成形体、シート状の積層体、あるいは、これらを他の支持用基板に積層又は接着したものであってもよい。

10 また、エミッタ部40に非鉛系の材料を使用する等により、エミッタ部40を融点もしくは蒸散温度の高い材料とすることで、電子もしくはイオンの衝突に対し損傷しにくくなる。

上部電極42は、焼成後に薄い膜が得られる有機金属ペーストが用いられる。例えば白金レジネートペースト等の材料を用いることが好ましい。また、分極反転疲労を抑制する酸化物電極、例えば、酸化ルテニウム (RuO_2)、酸化イリジウム (IrO_2)、ルテニウム酸ストロンチウム (SrRuO_3)、 $\text{La}_{1-x}\text{Sr}_x\text{CoO}_3$ (例えば $x=0.3$ や 0.5)、 $\text{La}_{1-x}\text{Ca}_x\text{MnO}_3$ (例えば $x=0.2$)、 $\text{La}_{1-x}\text{Ca}_x\text{Mn}_{1-y}\text{Co}_y\text{O}_3$ (例えば $x=0.2$ 、 $y=0.05$)、もしくはこれらを例えば白金レジネートペーストに混ぜたものが好ましい。

20 上部電極42は、上記材料を用いて、スクリーン印刷、スプレー、コーティング、ディッピング、塗布、電気泳動法等の各種の厚膜形成法や、スパッタリング法、イオンビーム法、真空蒸着法、イオンプレーティング法、化学気相成長法 (CVD)、めっき等の各種の薄膜形成法による通常の膜形成法に従って形成することができ、好適には、前者の厚膜形成法によって形成するとよい。

25 一方、下部電極44は、白金、モリブデン、タングステン等によって構成される。また、高温酸化雰囲気に対して耐性を有する導体、例えば金属単体、合金、絶縁性セラミックスと金属単体との混合物、絶縁性セラミックスと合金との混合物等によって構成され、好適には、白金、イリジウム、パラジウム、ロジウム、モリブデン等の高融点貴金属や、銀-パラジウム、銀-白金、白金-パラジウム

等の合金を主成分とするものや、白金とセラミック材料とのサーメット材料によって構成される。さらに好適には、白金のみ又は白金系の合金を主成分とする材料によって構成される。

- 5 また、下部電極 4 4 として、カーボン、グラファイト系の材料を用いてもよい。なお、電極材料中に添加されるセラミック材料の割合は、5～30 体積%程度が好適である。もちろん、上述した上部電極と同様の材料を用いるようにしてもよい。

下部電極 4 4 は、好適には上記厚膜形成法によって形成する。下部電極 4 4 の厚さは、20 μm 以下であるとよく、好適には 5 μm 以下であるとよい。

- 10 エミッタ部 4 0、上部電極 4 2 及び下部電極 4 4 をそれぞれ形成するたびに熱処理（焼成処理）することで、一体構造にすることができる。

- エミッタ部 4 0、上部電極 4 2 及び下部電極 4 4 を一体化させるための焼成処理に係る温度としては、500～1400℃の範囲、好適には、1000～1400℃の範囲とするとよい。さらに、膜状のエミッタ部 4 0 を熱処理する場合、
15 高温時にエミッタ部 4 0 の組成が不安定にならないように、エミッタ部 4 0 の蒸発源と共に雰囲気制御を行いながら焼成処理を行うことが好ましい。

- 焼成処理を行うことで、特に、上部電極 4 2 となる膜が例えば厚み 1.0 μm から厚み 0.1 μm に収縮すると同時に複数の孔等が形成されていき、結果的に、
図 6 に示すように、上部電極 4 2 に複数の貫通部 4 6 が形成され、貫通部 4 6 の
20 周部 5 2 が底状に形成された構成となる。もちろん、上部電極 4 2 となる膜に対して事前（焼成前）にエッチング（ウェットエッチング、ドライエッチング）やリフトオフ等によってパターンニングを施した後、焼成するようにしてもよい。
この場合、後述するように、貫通部 4 6 として切欠き形状やスリット形状を容易に形成することができる。

- 25 なお、エミッタ部 4 0 を適切な部材によって被覆し、該エミッタ部 4 0 の表面が焼成雰囲気直接露出しないようにして焼成する方法を採用してもよい。

そして、この電子放出素子 1 2 を発光素子や表示装置の画素として利用する場合は、図 9 に示すように、上部電極 4 2 の上方に、例えばガラスやアクリル製の透明板 6 0 が配置され、該透明板 6 0 の裏面（上部電極 4 2 と対向する面）に例

例えば透明電極にて構成されたコレクタ電極62が配置され、該コレクタ電極62には蛍光体64が塗布される。なお、コレクタ電極62にはバイアス電圧源66（コレクタ電圧 V_c ）が抵抗を介して接続される。また、電子放出素子12は、当然のことながら、真空空間内に配置される。雰囲気中の真空度は、 $10^2 \sim 10^6$ Paが好ましく、より好ましくは $10^{-3} \sim 10^{-5}$ Paである。

このような範囲を選んだ理由は、低真空では、（１）空間内に気体分子が多いため、プラズマを生成し易く、プラズマが多量に発生され過ぎると、その正イオンが多量に上部電極42に衝突して損傷を進めるおそれや、（２）放出電子がコレクタ電極62に到達する前に気体分子に衝突してしまい、コレクタ電圧 V_c で十分に加速した電子による蛍光体64の励起が十分に行われなくなるおそれがあるからである。

一方、高真空では、電界が集中するポイントから電子を放出し易いものの、構造体の支持、及び真空のシール部が大きくなり、小型化に不利になるという問題があるからである。

図9の例では、透明板60の裏面にコレクタ電極62を形成し、該コレクタ電極62の表面（上部電極42と対向する面）に蛍光体64を形成するようにしたが、その他、図10に示すように、透明板60の裏面に蛍光体64を形成し、該蛍光体64を覆うようにコレクタ電極62を形成するようにしてもよい。

これは、CRT等で用いられる構成であって、コレクタ電極62がメタルバックとして機能する。エミッタ部40から放出された電子はコレクタ電極62を貫通して蛍光体64に進入し、該蛍光体64を励起する。従って、コレクタ電極62は電子が貫通できる程度の厚さであり、 100 nm 以下が好ましい。電子の運動エネルギーが大きいほど、コレクタ電極62の厚みを厚くすることができる。

このような構成とすることで以下の効果を奏することができる。

（a）蛍光体64が導電性でない場合、蛍光体64の帯電（負）を防ぎ、電子の加速電界を維持することができる。

（b）コレクタ電極62が蛍光体64の発光を反射して、蛍光体64の発光を効率よく透明板60側（発光面側）に放出することができる。

（c）蛍光体64への過度な電子の衝突を防ぐことができ、蛍光体64の劣化や

蛍光体 6 4 からのガス発生を防止することができる。

次に、電子放出素子 1 2 の電子放出原理について図 5 の特性図及び図 1 1 A ～ 図 1 2 C を参照しながら説明する。

最初に、この電子放出素子 1 2 の電子放出動作は、上部電極 4 2 と下部電極 4 4 との間に駆動電圧が印加されることにより行われる。この駆動電圧は、例えば、パルス電圧あるいは交流電圧のように、時間の経過に伴って、基準電圧（例えば 0 V）から又は該基準電圧よりも高い、あるいは低い電圧レベルから基準電圧よりも低い、あるいは高い電圧レベルに急激に変化する電圧として定義される。

また、エミッタ部 4 0 の上面と上部電極 4 2 と該電子放出素子 1 2 の周囲の媒質（例えば、真空）との接触箇所においてトリプルジャンクションが形成されている。ここで、トリプルジャンクションとは、上部電極 4 2 とエミッタ部 4 0 と真空との接触により形成される電界集中部として定義される。なお、前記トリプルジャンクションには、上部電極 4 2 とエミッタ部 4 0 と真空が 1 つのポイントとして存在する 3 重点も含まれる。

この電子放出素子 1 2 の構成例では、トリプルジャンクションは、上部電極 4 2 の底部 5 2 や上部電極 4 2 の周縁部に形成されることになる。従って、上部電極 4 2 と下部電極 4 4 との間に上述のような駆動電圧が印加されると、上記したトリプルジャンクションにおいて電界集中が発生する。

なお、以下の説明では、初期状態において、エミッタ部 4 0 が一方向に分極されて、例えば双極子モメントの負極がエミッタ部 4 0 の上面に向いた状態（図 1 1 A 参照）となっている場合を想定して説明する。

まず、図 5 に示すように、基準電圧（例えば 0 V）が印加されるポイント p 1（初期状態）では、図 1 1 A に示すように、双極子モメントの負極がエミッタ部 4 0 の上面に向いた状態となっていることから、エミッタ部 4 0 の上面には電子がほとんど蓄積されていない状態となっている。

その後、負電圧を印加し、該負電圧のレベルを負方向に大きくしていくと、負の抗電圧を超えたあたり（図 5 のポイント p 2 参照）から分極が反転しはじめ、図 5 のポイント p 3 にて全ての分極が反転することになる（図 1 1 B 参照）。この分極反転によって、上記したトリプルジャンクションにおいて電界集中が発生

し、例えばエミッタ部40のうち、上部電極42の貫通部46から露出する部分
や上部電極42の周縁部近傍の部分に電子が蓄積される（図11C参照）。特に
、上部電極42から、エミッタ部40のうち、上部電極42の貫通部46から露
出する部分に向けて電子が放出（内部放出）されることになる。そして、図5の
5 ポイントp3において電子の蓄積飽和状態となる。

その後、負電圧のレベルを小さくしていき、さらに、基準電圧を超えて正電圧
を印加していくと、ある電圧レベルまでは、エミッタ部40の上面の帯電状態が
維持される（図12A参照）。正電圧のレベルをさらに大きくいくと、図5のポ
イントp4の直前において、双極子モーメントの負極がエミッタ部40の上面に
10 向き始める領域が発生し（図12B参照）、さらに、レベルを上げて図5のポ
イントp4以降において、電子の放出が開始される（図12C参照）。この正電圧
を正方向に大きくすれば、電子の放出量が増加し、正の抗電圧を超えたあたり（
ポイントp5）から分極が再び反転する領域が拡大し、ポイントp6では、蓄積
されていた電子がほとんど放出され、このときの分極量は初期状態の分極量とほ
15 ぼ同じになる。

そして、この電子放出素子12の特性の特徴ある部分は、以下の点となる。

(A) 負の抗電圧を v_1 、正の抗電圧を v_2 としたとき、

$$|v_1| < |v_2|$$

である。

20 (B) より詳しくは、 $1.5 \times |v_1| < |v_2|$ である。

(C) 負の抗電圧 v_1 を印加した際における分極の変化の割合を $\Delta q_1 / \Delta v_1$
、正の抗電圧 v_2 を印加した際における分極の変化の割合を $\Delta q_2 / \Delta v_2$ とし
たとき、

$$(\Delta q_1 / \Delta v_1) > (\Delta q_2 / \Delta v_2)$$

25 である。

(D) 電子が蓄積飽和状態となる電圧を v_3 、電子の放出が開始される電圧を v_4
としたとき、

$$1 \leq |v_4| / |v_3| \leq 1.5$$

である。

このように、この電子放出素子 12 においては、上述した電子放出素子の特性の特徴部分 (1) ~ (4) とほぼ同じ特性を有することがわかる。

また、上述した電子の蓄積に係る負電圧のレベルを変化させた場合の特性図の変化を、図 2 A ~ 図 2 C に示すパルス信号 S_p に対する 3 つの振幅変調の例と、

- 5 図 4 A ~ 図 4 C に示すパルス信号 S_{pa} に対する 3 つのパルス幅変調の例との関連でみると、図 2 A 及び図 4 A に示す負電圧のレベル V_{sl} では、図 1 3 A に示すように、電子放出素子 12 に蓄積される電子の量が少ない。図 2 B 及び図 4 B に示す負電圧のレベル V_{sm} では、図 1 3 B に示すように、蓄積される電子の量が中位であり、図 2 C 及び図 4 C に示す負電圧のレベル V_{sh} では、図 1 3 C に示すように、蓄積される電子の量が多く、ほぼ飽和状態となっている。

しかし、これら図 1 3 A ~ 図 1 3 C に示すように、電子の放出が開始されるポイント p_4 の電圧レベルはほとんど同じになっている。すなわち、電子を蓄積した後、ポイント p_4 に示す電圧レベルまで印加電圧が変化したとしても、電子の蓄積量にほとんど変化はなく、メーグリ効果が発揮されることがわかる。

- 15 次に、この例における電子放出素子 12 についての 4 つの実験例 (第 1 ~ 第 4 の実験例) を示す。

- 第 1 の実験例は、電子放出素子 12 の電子の放出状態をみたものである。すなわち、図 1 4 A に示すように、電子放出素子 12 に対して -70 V の電圧を有する書込みパルス P_w を印加して、電子放出素子 12 に電子を蓄積させ、その後、
20 280 V の電圧を有する点灯パルス P_h を印加して電子を放出させた。電子の放出状態は、蛍光体 64 の発光を受光素子 (フォトダイオード) にて検出して測定した。検出波形を図 1 4 B に示す。なお、書込みパルス P_w と点灯パルス P_h のデューティ比は 50% とした。

- この第 1 の実験例から、点灯パルス P_h の立ち上がり途中から発光が開始され
25 、該点灯パルス P_h の初期段階で発光が終了していることがわかる。従って、点灯パルス P_h の期間をより短くしても発光には影響はないものと考えられる。これは、高電圧の印加期間の短縮化につながり、消費電力の低減化を図る上で有利になる。

第 2 の実験例は、電子放出素子 12 の電子の放出量が、図 1 5 に示す書込みパ

ルスPwの振幅によってどのように変化するかをみたものである。電子の放出量の変化は第1の実験例と同様に、蛍光体64の発光を受光素子（フォトダイオード）にて検出して測定した。実験結果を図16に示す。

図16において、実線Aは、点灯パルスPhの振幅を200Vとし、書込みパルスPwの振幅を-10Vから-80Vに変化させた場合の特性を示し、実線Bは、点灯パルスPhの振幅を350Vとし、書込みパルスPwの振幅を-10Vから-80Vに変化させた場合の特性を示す。

この図16に示すように、書込みパルスPwを-20Vから-40Vに変化させた場合、発光輝度は、ほとんど直線的に変化していることがわかる。特に、点灯パルスPhの振幅が350Vの場合と200Vの場合とで比較すると、350Vの場合が書込みパルスPwに対する発光輝度変化のダイナミックレンジが広くなっており、画像表示における輝度向上、コントラストの向上を図る上で有利であることがわかる。この傾向は、点灯パルスPhの振幅設定に対して発光輝度が飽和するまでの範囲において、点灯パルスPhの振幅を上げるほど有利になると思われるが、信号伝送系の耐圧や消費電力との関係で、最適な値に設定することが好ましい。

第3の実験例は、電子放出素子12の電子の放出量が、図15に示す点灯パルスPhの振幅によってどのように変化するかをみたものである。電子の放出量の変化は第1の実験例と同様に、蛍光体64の発光を受光素子（フォトダイオード）にて検出して測定した。実験結果を図17に示す。

図17において、実線Cは、書込みパルスPwの振幅を-40Vとし、点灯パルスPhの振幅を50Vから400Vに変化させた場合の特性を示し、実線Dは、書込みパルスPwの振幅を-70Vとし、点灯パルスPhの振幅を50Vから400Vに変化させた場合の特性を示す。

この図17に示すように、点灯パルスPhを100Vから300Vに変化させた場合、発光輝度は、ほとんど直線的に変化していることがわかる。特に、書込みパルスPwの振幅が-40Vの場合と-70Vの場合とで比較すると、-70Vの場合が点灯パルスPhに対する発光輝度変化のダイナミックレンジが広くなっており、画像表示における輝度向上、コントラストの向上を図る上で有利であ

ることがわかる。この傾向は、書込みパルス P_w の振幅設定に対して発光輝度が飽和するまでの範囲において、書込みパルス P_w の振幅（この場合、絶対値）を上げるほど有利になると思われるが、この場合も、信号伝送系の耐圧や消費電力との関係で、最適な値に設定することが好ましい。

- 5 第4の実験例は、電子放出素子12の電子の放出量が、図9又は図10に示すコレクタ電圧 V_c のレベルによってどのように変化するかをみたものである。電子の放出量の変化は第1の実験例と同様に、蛍光体64の発光を受光素子（フォトダイオード）にて検出して測定した。実験結果を図18に示す。

- 図18において、実線Eは、コレクタ電圧 V_c のレベルを3kVとし、点灯パ
10 ルス P_h の振幅を80Vから500Vに変化させた場合の特性を示し、実線Fは、コレクタ電圧 V_c のレベルを7kVとし、点灯パルス P_h の振幅を80Vから500Vに変化させた場合の特性を示す。

- この図18に示すように、コレクタ電圧 V_c を7kVとした方が、3kVの場合よりも、点灯パルス P_h に対する発光輝度変化のダイナミックレンジが広くな
15 っており、画像表示における輝度向上、コントラストの向上を図る上で有利であることがわかる。この傾向は、コレクタ電圧 V_c のレベルを上げるほど有利になると思われるが、この場合も、信号伝送系の耐圧や消費電力との関係で、最適な値に設定することが好ましい。

- さらに、この電子放出素子12は以下のような効果を奏することになる。すな
20 わち、上部電極42に複数の貫通部46を形成したことから、各貫通部46並びに上部電極42の外周部近傍から均等に電子が放出され、全体の電子放出特性のばらつきが低減し、電子放出の制御が容易になると共に、電子放出効率が高くなる。

- また、上部電極42の底部52とエミッタ部40との間にギャップ54が形成
25 された形となることから、駆動電圧を印加した際に、該ギャップ54の部分において電界集中が発生し易くなる。これは、電子放出の高効率化につながり、駆動電圧の低電圧化（低い電圧レベルでの電子放出）を実現させることができる。

上述したように、上部電極42は、貫通部46の周部において底部52が形成されることから、上述したギャップ54の部分での電界集中が大きくなることと

も相俟って、上部電極 4 2 の底部 5 2 から電子が放出され易くなる。これは、電子放出の高出力、高効率化につながり、駆動電圧の低電圧化を実現させることができる。また、上部電極 4 2 の底部 5 2 がゲート電極（制御電極、フォーカス電子レンズ等）として機能するため、放出電子の直進性を向上させることができる。

5 。これは、電子放出素子 1 2 を多数並べて例えば表示装置 1 0 の電子源として構成した場合に、クロストークを低減する上で有利となる。

このように、上述した電子放出素子 1 2 においては、高い電界集中を容易に発生させることができ、しかも、電子放出箇所を多くすることができ、電子放出について高出力、高効率を図ることができ、低電圧駆動（低消費電力）も可能となる。

10 る。

特に、この電子放出素子 1 2 では、エミッタ部 4 0 の少なくとも上面は、誘電体の粒界による凹凸 4 8 が形成され、上部電極 4 2 は、誘電体の粒界における凹部 5 0 に対応した部分に貫通部 4 6 が形成されるようにしたので、上部電極 4 2 の底部 5 2 を簡単に実現させることができる。

15 また、エミッタ部 4 0 の上面、すなわち、誘電体の粒界における凸部 5 6 の表面（凹部 5 0 の内壁面）と、上部電極 4 2 の底部 5 2 の下面 5 2 a とのなす角の最大角度 θ を、 $1^\circ \leq \theta \leq 60^\circ$ とし、エミッタ部 4 0 の誘電体の粒界における凸部 5 6 の表面（凹部 5 0 の内壁面）と、上部電極 4 2 の底部 5 2 の下面 5 2 a との間の鉛直方向に沿った最大間隔 d を、 $0 \mu\text{m} < d \leq 10 \mu\text{m}$ としたので、これらの構成により、ギャップ 5 4 の部分での電界集中の度合いをより大きくすることができ、電子放出について高出力、高効率、並びに駆動電圧の低電圧化を効率よく図ることができる。

20

また、この電子放出素子 1 2 では、貫通部 4 6 を孔 5 8 の形状としている。図 7 に示すように、エミッタ部 4 0 のうち、上部電極 4 2 と下部電極 4 4（図 6 参照）間に印加される駆動電圧に応じて分極が反転あるいは変化する部分は、上部電極 4 2 が形成されている直下の部分（第 1 の部分）7 0 と、貫通部 4 6 の内周から貫通部 4 6 の内方に向かう領域に対応した部分（第 2 の部分）7 2 であり、特に、第 2 の部分 7 2 は、駆動電圧のレベルや電界集中の度合いによって変化することになる。従って、この電子放出素子 1 2 では、孔 5 8 の平均径を、0.1

25

μm 以上、 $10\mu\text{m}$ 以下としている。この範囲であれば、貫通部46を通じて放出される電子の放出分布にばらつきがほとんどなくなり、効率よく電子を放出することができる。

なお、孔58の平均径が $0.1\mu\text{m}$ 未満の場合、電子を蓄積する領域が狭くなり、放出される電子の量が少なくなる。もちろん、孔58を多数設けることも考えられるが、困難性を伴い、製造コストが高くなるという懸念がある。孔58の平均径が $10\mu\text{m}$ を超えると、エミッタ部40の貫通部46から露出した部分のうち、電子放出に寄与する部分（第2の部分）72の割合（占有率）が小さくなり、電子の放出効率が低下する。

- 10 上部電極42の底部52の断面形状としては、図7に示すように、上面及び下面とも水平に延びる形状としてもよいし、図19に示すように、底部52の下面52aがほぼ水平であって、底部52の上端部が上方に盛り上がっていてもよい。また、図20に示すように、底部52の下面52aが、貫通部46の中心に向かうに従って徐々に上方に傾斜していてもよいし、図21に示すように、底部52の下面52aが、貫通部46の中心に向かうに従って徐々に下方に傾斜していてもよい。図19の例は、ゲート電極としての機能を高めることが可能であり、図21の例では、ギャップ54の部分が狭くなることから、より電界集中を発生し易くなり、電子放出の高出力、高効率を向上させることができる。

- また、この電子放出素子12においては、図21に示すように、電気的な動作
20 において、上部電極42と下部電極44間に、エミッタ部40によるコンデンサC1と、各ギャップ54による複数のコンデンサCaの集合体とが形成された形となる。すなわち、各ギャップ54による複数のコンデンサCaは、互いに並列に接続された1つのコンデンサC2として構成され、等価回路的には、集合体によるコンデンサC2にエミッタ部40によるコンデンサC1が直列接続された形
25 となる。

実際には、集合体によるコンデンサC2にエミッタ部40によるコンデンサC1がそのまま直列接続されることはなく、上部電極42への貫通部46の形成個数や全体の形成面積等に応じて、直列接続されるコンデンサ成分が変化する。

ここで、図23に示すように、例えばエミッタ部40によるコンデンサC1の

うち、その25%が集合体によるコンデンサC2と直列接続された場合を想定して、容量計算を行ってみる。まず、ギャップ54の部分は真空であることから比誘電率は1となる。そして、ギャップ54の最大間隔dを $0.1\mu\text{m}$ 、1つのギャップ54の部分の面積 $S=1\mu\text{m}\times 1\mu\text{m}$ とし、ギャップ54の数を10,000個とする。また、エミッタ部40の比誘電率を2000、エミッタ部40の厚みを $20\mu\text{m}$ 、上部電極42と下部電極44の対向面積を $200\mu\text{m}\times 200\mu\text{m}$ とすると、集合体によるコンデンサC2の容量値は 0.885pF 、エミッタ部40によるコンデンサC1の容量値は 35.4pF となる。そして、エミッタ部40によるコンデンサC1のうち、集合体によるコンデンサC2と直列接続されている部分を全体の25%としたとき、該直列接続された部分における容量値（集合体によるコンデンサC2の容量値を含めた容量値）は 0.805pF であり、残りの容量値は 26.6pF となる。

これら直列接続された部分と残りの部分は並列接続されているから、全体の容量値は、 27.5pF となる。この容量値は、エミッタ部40によるコンデンサC1の容量値 35.4pF の78%である。つまり、全体の容量値は、エミッタ部40によるコンデンサC1の容量値よりも小さくなる。

このように、複数のギャップ54によるコンデンサCaの集合体については、ギャップ54によるコンデンサCaの容量値が相対的に小さいものとなり、エミッタ部40によるコンデンサC1との分圧から、印加電圧Vaのほとんどはギャップ54に印加されることになり、各ギャップ54において、電子放出の高出力化が実現される。

また、集合体によるコンデンサC2は、エミッタ部40によるコンデンサC1に直列接続された構造となることから、全体の容量値は、エミッタ部40によるコンデンサC1の容量値よりも小さくなる。このことから、電子放出は高出力であり、全体の消費電力は小さくなるという好ましい特性を得ることができる。

次に、上述した電子放出素子12の3つの変形例について図24～図26を参照しながら説明する。

まず、第1の変形例に係る電子放出素子12aは、図24に示すように、貫通部46の形状、特に、上面から見た形状が切欠き74の形状である点で異なる。

切欠き74の形状としては、図24に示すように、多数の切欠き74が連続して形成されたくし歯状の切欠き76が好ましい。この場合、貫通部46を通じて放出される電子の放出分布のばらつきを低減し、効率よく電子を放出する上で有利となる。特に、切欠き74の平均幅を、 $0.1\mu\text{m}$ 以上、 $10\mu\text{m}$ 以下とすることが好ましい。この平均幅は、切欠き74の中心線を直交するそれぞれ異なる複数の線分の長さの平均を示す。

第2の変形例に係る電子放出素子12bは、図25に示すように、貫通部46の形状、特に、上面から見た形状がスリット78である点で異なる。ここで、スリット78とは、長軸方向（長手方向）の長さが短軸方向（短手方向）の長さの10倍以上であるものをいう。従って、長軸方向（長手方向）の長さが短軸方向（短手方向）の長さの10倍未満のものは孔58（図8参照）の形状として定義することができる。また、スリット78としては、複数の孔58が連通してつながったものも含まれる。この場合、スリット78の平均幅は、 $0.1\mu\text{m}$ 以上、 $10\mu\text{m}$ 以下とすることが好ましい。貫通部46を通じて放出される電子の放出分布のばらつきを低減し、効率よく電子を放出する上で有利になるからである。この平均幅は、スリット78の中心線を直交するそれぞれ異なる複数の線分の長さの平均を示す。

第3の変形例に係る電子放出素子12cは、図26に示すように、エミッタ部40の上面のうち、貫通部46と対応する部分、例えば誘電体の粒界の凹部50にフローティング電極79が存在している点で異なる。この場合、図11Cに示す状態において、フローティング電極79が疑似的な下部電極を形成し、これにより、上部電極42からの電子の放出（内部放出）をさらに促進させることができる。

次に、本実施の形態に係る表示装置10の各種駆動方法について図27～図45を参照しながら説明する。これらの駆動方法の説明では、図6に示す簡易放出素子12を使用した例を示す。

まず、第1の駆動方法について図27及び図28を参照しながら説明する。図27は、代表的に1行1列、2行1列及びn行1列の画素の動作を示す。なお、ここで使用する電子放出素子12は、図5のポイントp2における抗電圧 v_1 が

例えば -20 V 、ポイント p_5 における抗電圧 v_2 が $+70\text{ V}$ 、ポイント p_3 における電圧 v_3 が -50 V 、ポイント p_4 における電圧 v_4 が $+50\text{ V}$ の特性を有する。

- また、図27に示すように、1枚の画像の表示期間を1フレームとしたとき、
- 5 該1フレーム内に1つの電荷蓄積期間 T_d と1つの発光期間 T_h が含まれており、1つの電荷蓄積期間 T_d には、 n 個の選択期間 T_s が含まれる。各選択期間 T_s はそれぞれ対応する行の選択期間 T_s となるため、対応しない $n-1$ 個の行については非選択期間 T_n となる。

- そして、この第1の駆動方法は、電荷蓄積期間 T_d に、全ての電子放出素子1
- 10 2を走査して、ON対象（発光対象）の画素に対応した複数の電子放出素子12にそれぞれ対応する画素の輝度レベルに応じた電圧を印加することにより、ON対象の画素に対応した複数の電子放出素子12にそれぞれ対応する画素の輝度レベルに応じた量の電荷（電子）を蓄積させ、次の発光期間 T_h に、全ての電子放出素子12に一定の電圧を印加して、ON対象の画素に対応した複数の電子放出
- 15 素子12からそれぞれ対応する画素の輝度レベルに応じた量の電子を放出させて、ON対象の画素を発光させるというものである。

- 具体的に説明すると、図28にも示すように、まず、1行目の選択期間 T_s においては、1行目の行選択線18に例えば 50 V の選択信号 S_s が供給され、その他の行の行選択線18に例えば 0 V の非選択信号 S_n が供給される。1列目の
- 20 画素のうち、ON（発光）とすべき画素の信号線20に供給される画素信号 S_d の電圧は、 0 V 以上、 30 V 以下の範囲であって、かつ、それぞれ対応する画素の輝度レベルに応じた電圧となる。輝度レベル最大であれば 0 V となる。この画素信号 S_d の輝度レベルに応じた変調は、図1に示す振幅変調回路34や図3に示すパルス幅変調回路38を通じて行われる。

- 25 これにより、1行目のONとすべき各画素にそれぞれ対応する電子放出素子12の上部電極42と下部電極44間にはそれぞれ輝度レベルに応じて -50 V 以上、 -20 V 以下の電圧が印加される。その結果、上述した各電子放出素子12には、印加された電圧に応じた電子が蓄積されることになる。例えば1行1列目の画素に対応する電子放出素子12は、例えば最大輝度レベルであることから、

図5の特性のポイントp3の状態となり、エミッタ部40のうち、上部電極42の貫通部46から露出する部分に最大量の電子が蓄積されることになる。

なお、OFF（消光）を示す画素に対応する電子放出素子12に供給される画素信号Sdの電圧は、例えば50Vであり、これにより、OFF対象の画素に対応する電子放出素子12には0Vが印加され、これは、図5の特性のポイントp1の状態となり、電子の蓄積は行われない。

1行目への画素信号Sdの供給が終了した後、2行目の選択期間Tsにおいては、2行目の行選択線18に50Vの選択信号Ssが供給され、その他の行の行選択線18に0Vの非選択信号Snが供給される。この場合も、ON（発光）とすべき画素に対応する電子放出素子12の上部電極42と下部電極44間にはそれぞれ輝度レベルに応じて-50V以上、-20V以下の電圧が印加される。このとき、非選択状態にある例えば1行目の画素に対応する電子放出素子12の上部電極42と下部電極44間には0V以上、50V以下の電圧が印加されるが、この電圧は、図5の特性のポイント4に達しないレベルの電圧であることから、1行目のうち、ON（発光）とすべき画素に対応する電子放出素子12から電子が放出されるということはない。つまり、非選択状態の1行目の画素が、選択状態の2行目の画素に供給される画素信号Sdの影響を受けるということがない。

以下同様に、n行目の選択期間Tsにおいては、n行目の行選択線18に50Vの選択信号Ssが供給され、その他の行の行選択線18に0Vの非選択信号Snが供給される。この場合も、ON（発光）とすべき画素に対応する電子放出素子12の上部電極42と下部電極44間にはそれぞれ輝度レベルに応じて-50V以上、-20V以下の電圧が印加される。このとき、非選択状態にある1行～(n-1)行の各画素に対応する電子放出素子12の上部電極42と下部電極44間には0V以上、50V以下の電圧が印加されるが、これら非選択状態の各画素のうち、ON（発光）とすべき画素に対応する電子放出素子12から電子が放出されるということはない。

n行目の選択期間Tsが経過した段階で、発光期間Thに入る。この発光期間Thでは、全電子放出素子12の上部電極42には、信号供給回路24を通じて基準電圧（例えば0V）が印加され、全電子放出素子12の下部電極44には、

5 - 350Vの電圧(パルス電源30の400V+行選択回路22の電源電圧50V)が印加される。これにより、全電子放出素子12の上部電極42と下部電極44間に高電圧(+350V)が印加される。全電子放出素子12は、それぞれ図5の特性のポイントp6の状態となり、図12Cに示すように、エミッタ部40のうち、前記電子の蓄積されていた部分から、貫通部46を通じて電子が放出される。もちろん、上部電極42の外周部近傍からも電子が放出される。

つまり、ON(発光)とすべき画素に対応する電子放出素子12から電子が放出され、放出された電子は、これら電子放出素子12に対応するコレクタ電極62に導かれて、対応する蛍光体64を励起し、発光する。これによって、透明板60の表面から画像が表示されることになる。

以後同様に、フレーム単位に、電荷蓄積期間Tdにおいて、ON(発光)とすべき画素に対応する電子放出素子12に電子を蓄積し、発光期間Thにおいて、蓄積されていた電子を放出して蛍光発光させることで、透明板60の表面から動画画像あるいは静止画像が表示されることになる。

15 次に、第2の駆動方法について図29~図31を参照しながら説明する。この第2の駆動方法は、図29に示すように、1フレームを複数に分割した際の1つの分割期間をサブフィールドSF1、SF2、...、SFmとし、各サブフィールドSF1、SF2、...、SFmにそれぞれ1つの電荷蓄積期間Tdと1つの発光期間Thを設定した場合の駆動方法の1つである。各サブフィールドSF1、SF2、...、SFmの時間的長さは同じにしてある。

そして、最初のサブフィールド(第1サブフィールドSF1)に割り当てられる輝度レベルが最も高く、サブフィールドの経過毎に輝度レベルが低下するように設定される。

25 この第2の駆動方法は、電荷蓄積期間Tdに、全ての電子放出素子12を走査して、ON対象の電子放出素子12に一定の電圧を印加することにより、ON対象の電子放出素子12に一定量の電荷を蓄積させ、次の発光期間Thに、全ての電子放出素子12に対してそれぞれ当該サブフィールド(現在走査中のサブフィールドを指す)に割り当てられた輝度レベルに応じた電圧を印加して、ON対象の画素に対応した複数の電子放出素子12からそれぞれ当該サブフィールドに割

り当てられた輝度レベルに応じた量の電子を放出させて、ON対象の画素を発光させるというものであり、いわゆるパルス数変調方式と振幅変調方式（発光期間 T_h の電圧の振幅変調）の複合方式を採用している。

この第2の駆動方法では、図30に示す信号供給回路80が使用される。この
5 信号供給回路80には、該信号供給回路80と電源回路28間の負極ラインとGND（グラウンド）間にパルス電源82が接続されている。パルス電源82は、電荷蓄積期間 T_d に例えば0V、発光期間 T_h に例えば-330Vとされたパルス状の電圧波形を出力する。

従って、パルス生成回路84は、電荷蓄積期間 T_d において、一定のパルス周
10 期で一定の振幅（例えば50V）を有するパルス信号 S_{p1} を生成、出力し、発光期間 T_h において、一定のパルス周期で一定の振幅（例えば-280V）を有するパルス信号 S_{p2} を生成、出力する。

振幅変調回路86は、図31に示すように、電荷蓄積期間 T_d においては、信号制御回路26の制御によって、選択状態の画素のうち、ON対象の画素に対する
15 パルス信号 S_{p1} の電圧を例えば0Vに振幅変調し、OFF対象の画素に対するパルス信号 S_{p1} の電圧を例えば50Vに振幅変調してそれぞれ画素信号 S_d として出力する。

これによって、図29にも示すように、選択状態の画素のうち、ON対象の画素に対応する電子放出素子12には-50Vが印加され、OFF対象の画素に対応する電子放出素子12には、0Vが印加されることになる。また、非選択状態
20 の画素に対応する電子放出素子12には、0V又は50Vが印加される。

一方、発光期間 T_h においては、信号制御回路26の制御によって、現在のサブフィールドの輝度レベルに応じた電圧に振幅変調する。この例では、図31に示すように、-280V~0Vの範囲で振幅変調する。例えば、第1サブフィールドSF1の発光期間 T_h では、振幅変調回路86から信号線20を通じて全ての電子放出素子12の上部電極42に0Vが印加され、第2サブフィールドSF2の発光期間 T_h では、全ての電子放出素子12の上部電極42に-175Vが
25 印加され、第 m サブフィールドSF m の発光期間 T_h では、全ての電子放出素子12の上部電極42に-280Vが印加される。また、各サブフィールドSF1

、SF2、・・・、SF_mの発光期間T_hでは、行選択回路22から全ての行選択線18を通じて全ての電子放出素子12の下部電極44に-350Vが印加される。

5 従って、図29に示すように、第1サブフィールドSF1の発光期間T_hでは、全ての電子放出素子12に350Vが印加され、第2サブフィールドSF2の発光期間T_hでは、全ての電子放出素子12に175Vが印加され、第mサブフィールドSF_mの発光期間T_hでは、全ての電子放出素子12に70Vが印加されることとなる。

10 具体的に、図29に基づいて、第1サブフィールドSF1と第2サブフィールドSF2のみで考えた場合、第1サブフィールドSF1の輝度レベルが例えば64とし、第2サブフィールドSF2の輝度レベルを32としたとき、1行1列の画素では、第1サブフィールドSF1がON状態、第2サブフィールドSF2がOFF状態であるから、その輝度レベルは64となる。2行1列の画素では、第1サブフィールドSF1がON状態、第2サブフィールドSF2がON状態であるから、その輝度レベルは64+32=96となる。同様に、n行1列の画素では、第1サブフィールドSF1がOFF状態、第2サブフィールドSF2がON状態であるから、その輝度レベルは32となる。

20 このように、サブフィールド単位に、電荷蓄積期間T_dにおいて、ON（発光）とすべき画素に対応する電子放出素子12に一定量の電子を蓄積し、発光期間T_hにおいて、当該サブフィールドの輝度レベルに応じた電圧を印加することにより、蓄積されていた電子を放出して蛍光体発光させることで、透明板60の表面から動画像あるいは静止画像が表示されることになる。

25 次に、第3の駆動方法について図32及び図33を参照しながら説明する。この第3の駆動方法は、図32に示すように、上述した第2の駆動方法と同様にサブフィールドの概念を取り入れている。各サブフィールドSF1、SF2、・・・、SF_mの時間的長さは同じにしてある。また、最初のサブフィールド（第1サブフィールドSF1）に割り当てられる輝度レベルが最も高く、サブフィールドの経過毎に輝度レベルが低下するように設定される。

この第3の駆動方法は、電荷蓄積期間T_dに、全ての電子放出素子12を走査

して、ON対象の電子放出素子12に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた電圧を印加することにより、ON対象の電子放出素子12にそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電荷を蓄積させ、次の発光期間 T_h に、全ての電子放出素子12に対して一定の電圧を印加して、ON対象の画素に対応した複数の電子放出素子12からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、ON対象の画素を発光させるというものであり、いわゆるパルス数変調方式と振幅変調方式（電荷蓄積期間の電圧の振幅変調）との複合方式、又はパルス数変調方式とパルス幅変調方式（電荷蓄積期間の電圧のパルス幅変調）との複合方式を採用している。

この第3の駆動方法では、図1や図3に示す信号供給回路24、24aを利用することができる。例えば図1に示す振幅変調回路34を使用する場合、該振幅変調回路34は、図33に示すように、電荷蓄積期間 T_d においては、信号制御回路26の制御によって、選択状態の画素のうち、ON対象の画素に対するパルス信号 S_p の電圧を、現在のサブフィールドの輝度レベルに応じた電圧に振幅変調してそれぞれ画素信号 S_d として出力する。この例では、0V以上、30V以下の範囲で振幅変調する。

これにより、例えば、図32に示すように、第1サブフィールド SF_1 の電荷蓄積期間 T_d では、全ての電子放出素子12への走査の際に、ON対象の画素に対応する電子放出素子12の上部電極42に0Vが印加され、第2サブフィールド SF_2 の電荷蓄積期間 T_d では、ON対象の画素に対応する電子放出素子12の上部電極42に15Vが印加され、第 m サブフィールド SF_m の電荷蓄積期間 T_d では、ON対象の画素に対応する電子放出素子12の上部電極42に30Vが印加される。

従って、図32に示すように、第1サブフィールド SF_1 の電荷蓄積期間 T_d では、ON対象の画素に対応する電子放出素子12に-50Vが印加され、第2サブフィールド SF_2 の電荷蓄積期間 T_d では、ON対象の画素に対応する電子放出素子12に-35Vが印加され、第 m サブフィールド SF_m の電荷蓄積期間 T_d では、ON対象の画素に対応する電子放出素子12に-20Vが印加される

こととなる。

一方、各サブフィールドSF1、SF2、・・・、SFmの発光期間Thでは、振幅変調回路34から信号線20を通じて全ての電子放出素子12の上部電極42に0Vが印加され、行選択回路22から全ての行選択線18を通じて全ての電子放出素子12の下部電極44に-350Vが印加される。つまり、各サブフィールドSF1、SF2、・・・、SFmの発光期間Thでは、全ての電子放出素子12に350Vが印加される。

このように、サブフィールド単位に、電荷蓄積期間Tdにおいて、ON（発光）とすべき画素に対応する電子放出素子12に、当該サブフィールドの輝度レベルに応じた量の電子を蓄積し、発光期間Thにおいて、蓄積されていた電子を放出して蛍光体発光させることで、透明板60の表面から動画像あるいは静止画像が表示されることになる。

次に、第4の駆動方法について図34～図36を参照しながら説明する。この第4の駆動方法は、図34に示すように、1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ同じ場合における1つの前記分割期間を1つのリニアサブフィールドLSF1、LSF2、・・・、LSFmとしたとき、各リニアサブフィールドLSF1、LSF2、・・・、LSFm内にそれぞれ1つの電荷蓄積期間Tdと1つの発光期間Thを設定した場合の駆動方法の1つである。各リニアサブフィールドLSF1、LSF2、・・・、LSFmの時間的長さは同じにしてある。

この第4の駆動方法は、電荷蓄積期間Tdに、全ての電子放出素子12を走査して、当該リニアサブフィールド（現在走査中のリニアサブフィールドを指す）においてON対象の電子放出素子12に対してそれぞれ一定の電圧を印加することにより、当該リニアサブフィールドにおいてON対象の電子放出素子12にそれぞれ一定量の電荷を蓄積させ、次の発光期間Thに、全ての電子放出素子12に対して一定の電圧を印加して、当該リニアサブフィールドにおいてON対象の画素に対応した複数の電子放出素子12から一定量の電子を放出させて、ON対象の画素を発光させるというものであり、いわゆるパルス数変調方式を採用している。

この第4の駆動方法では、図35に示す信号供給回路90が使用される。この信号供給回路90には、該信号供給回路90と電源回路28間の負極ラインとGND（グラウンド）間にパルス電源92が接続されている。パルス電源92は、電荷蓄積期間 T_d に例えば0V、発光期間 T_h に例えば-200Vとされたパルス状の電圧波形を出力する。

従って、パルス生成回路94は、電荷蓄積期間 T_d において、一定のパルス周期で一定の振幅（例えば50V）を有するパルス信号 S_p3 を生成、出力し、発光期間 T_h において、一定のパルス周期で一定の振幅（例えば-150V）を有するパルス信号 S_p4 を生成、出力する。

10 振幅変調回路96は、図36に示すように、電荷蓄積期間 T_d においては、信号制御回路26の制御によって、選択状態の画素のうち、ON対象の画素に対するパルス信号 S_p3 の電圧を例えば0Vに振幅変調し、OFF対象の画素に対するパルス信号 S_p3 の電圧を例えば50Vに振幅変調して、それぞれ画素信号 S_d として出力する。

15 これによって、図34にも示すように、選択状態の画素のうち、ON対象の画素に対応する電子放出素子12には-50Vが印加され、OFF対象の画素に対応する電子放出素子12には、0Vが印加されることになる。また、非選択状態の画素に対応する電子放出素子12には、0V又は50Vが印加される。

一方、各リニアサブフィールド $LSF1$ 、 $LSF2$ 、 \dots 、 $LSFm$ の発光期間 T_h では、振幅変調回路96から信号線20を通じて全ての電子放出素子12の上部電極42に-150Vが印加され、行選択回路22から全ての行選択線13を通じて全ての電子放出素子12の下部電極44に-350Vが印加される。つまり、各リニアサブフィールド $LSF1$ 、 $LSF2$ 、 \dots 、 $LSFm$ の発光期間 T_h では、全ての電子放出素子12に200Vが印加される。なお、各発光期間 T_h において、全ての電子放出素子12に350Vを印加する設計であれば、図1に示す信号供給回路24を利用することができる。

そして、各画素においては、対応する輝度レベルに応じて、連続的に各リニアサブフィールド $LSF1$ 、 $LSF2$ 、 \dots 、 $LSFm$ での電荷蓄積期間 T_d においてON状態とされ、残りのリニアサブフィールドの各電荷蓄積期間 T_d にお

いてOFF状態とされる。

例えば、図34に示すように、1行1列の画素が輝度レベル「64」であれば、該画素に対応する電子放出素子12は、輝度レベル「64」に応じて数の連続したリニアサブフィールドにおける各電荷蓄積期間 T_d において -50V が印加され、各発光期間 T_h において発光されることになる。2行1列の画素が輝度レベル「32」であれば、該画素に対応する電子放出素子12は、輝度レベル「32」に応じて数（輝度レベル「64」に対応した数の半分の数）の連続したリニアサブフィールドにおける各電荷蓄積期間 T_d において -50V が印加され、各発光期間 T_h において発光されることになる。以下同様に、 n 行1列の画素が輝度レベル「8」であれば、該画素に対応する電子放出素子12は、輝度レベル「8」に応じて数（輝度レベル「64」に対応した数の $1/8$ の数）の連続したリニアサブフィールドにおける各電荷蓄積期間 T_d において -50V が印加され、各発光期間 T_h において発光されることになる。

このように、リニアサブフィールド単位に、電荷蓄積期間 T_d において、ON（発光）とすべき画素に対応する電子放出素子12に一定量の電子を蓄積し、発光期間 T_h において、蓄積されていた電子を放出して蛍光体発光させることで、透明板60の表面から動画像あるいは静止画像が表示されることになる。

次に、第5の駆動方法について図37～図39を参照しながら説明する。この第5の駆動方法は、上述した第1の駆動方法と同様に、1フレームに1つの電荷蓄積期間 T_d と1つの発光期間 T_h を有する。

また、以下の説明では、電子放出素子12として、例えば図5のポイントp2における抗電圧 v_1 が例えば -20V 、ポイントp5における抗電圧 v_2 が $+140\text{V}$ 、ポイントp3における電圧 v_3 が -70V 、ポイントp4における電圧 v_4 が $+110\text{V}$ の特性を有する電子放出素子12を使用した場合を想定して説明する。

そして、この第5の駆動方法は、電荷蓄積期間 T_d に、全ての電子放出素子12に一定の電圧を印加して、全ての電子放出素子12に一定量の電荷を蓄積させ、次の発光期間 T_h に、全ての電子放出素子12を走査して、ON対象の画素に対応した複数の電子放出素子12にそれぞれ対応する画素の輝度レベルに応じた

電圧を印加することにより、ON対象の画素に対応した複数の電子放出素子12からそれぞれ対応する画素の輝度レベルに応じた量の電子を放出させて、ON対象の画素を発光させるようにしたものであり、振幅変調方式（発光期間 T_h の電圧の振幅変調）を採用している。

- 5 この第5の駆動方法では、図38に示す行選択回路100と信号供給回路102が使用される。行選択回路100には、電源回路28から例えば100V、70V及び0Vが供給される。信号供給回路102には、電源回路28から例えば200V及び0Vが供給される。

行選択回路100は、図39に示すように、電荷蓄積期間 T_d に、一定の電圧
10 （例えば70V）を出力する。また、発光期間 T_h では、選択行に対して例えば0Vを出力し、非選択行に対して例えば100Vを出力する。

信号供給回路102のパルス生成回路104は、電荷蓄積期間 T_d において、基準電圧（例えば0V）を出力し、発光期間 T_h において、一定のパルス周期で一定の振幅（例えば200V）を有するパルス信号 S_p5 を生成、出力する。

- 15 振幅変調回路106は、電荷蓄積期間 T_d において、パルス生成回路104からの基準電圧をそのまま出力する。発光期間 T_h においては、選択状態の画素のうち、ON対象の画素に対するパルス信号 S_p5 の電圧を、該画素の輝度レベルに応じて110V以上、200V以下の範囲で振幅変調し、OFF対象の画素に対するパルス信号 S_p5 の電圧を例えば100Vに振幅変調して、それぞれ画素
20 信号 S_d として出力する。

これによって、図37にも示すように、電荷蓄積期間 T_d においては、全ての電子放出素子12に対して-70Vが印加され、全ての電子放出素子12において一定量の電荷（電子）が蓄積される。

- そして、次の発光期間 T_h においては、選択状態の画素のうち、ON対象の画素に対応する電子放出素子12には輝度レベルに応じて110V以上、200V
25 以下の電圧が印加され、ここでは図示しないがOFF対象の画素に対応する電子放出素子12には、100Vが印加されることになる。また、非選択状態の画素に対応する電子放出素子12には、10V以上、100V以下の電圧が印加される。

図37の例では、1行1列目の画素に対応する電子放出素子12に200Vを印加して例えば輝度レベル「64」の発光をさせ、2行1列目の画素に対応する電子放出素子12に150Vを印加して輝度レベル「32」の発光をさせ、n行1列目の画素に対応する電子放出素子12に170Vを印加して輝度レベル「48」の発光をさせた例を示す。また、非選択状態の画素に対応する電子放出素子12には、10V以上、100V以下の電圧が印加されるが、この電圧は、図5の特性のポイント4（この例では110V）に達しないレベルの電圧であることから、非選択状態の画素に対応する電子放出素子12から電子が放出されるということはない。つまり、非選択状態の画素が、選択状態の画素に供給される画素信号Sdの影響を受けるということがない。

このように、1フレーム単位に、電荷蓄積期間Tdにおいて、ON（発光）とすべき画素に対応する電子放出素子12に一定量の電子を蓄積し、発光期間Thにおいて、それぞれON（発光）とすべき画素の輝度レベルに応じた電圧を印加することによって、蓄積されていた電子を放出して蛍光発光させることで、透明板60の表面から動画像あるいは静止画像が表示されることになる。

次に、第6の駆動方法について、図40及び図41を参照しながら説明する。この第6の駆動方法は、図40に示すように、上述した第2の駆動方法と同様にサブフィールドの概念を取り入れている。各サブフィールドSF1、SF2、・・・、SFmの時間的長さは同じにしてある。また、最初のサブフィールド（第1サブフィールドSF1）に割り当てられる輝度レベルが最も高く、サブフィールドの経過毎に輝度レベルが低下するように設定される。

この第6の駆動方法は、電荷蓄積期間Tdに、全ての電子放出素子12に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた電圧を印加して、全ての電子放出素子12にそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電荷を蓄積させ、次の発光期間Thに、全ての電子放出素子12を走査して、ON対象の電子放出素子12に一定の電圧を印加することにより、ON対象の画素に対応した複数の電子放出素子12からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、ON対象の画素を発光させるというものであり、いわゆるパルス数変調方式と振幅変

調方式（電荷蓄積期間 T_d の電圧の振幅変調）との複合方式、又はパルス数変調方式とパルス幅変調方式（電荷蓄積期間 T_d の電圧のパルス幅変調）との複合方式の複合方式を採用している。

この第6の駆動方法では、図38に示す信号供給回路102を利用することが
5 でき、特に、図1に示す振幅変調回路34や図3に示すパルス幅変調回路38を利用することができる。例えば図1に示す振幅変調回路34を使用する場合、該振幅変調回路34は、図41に示すように、電荷蓄積期間 T_d においては、信号制御回路26の制御によって、全てのパルス信号 S_{p5} の電圧を、現在のサブフィールドの輝度レベルに応じた電圧に振幅変調してそれぞれ画素信号 S_d として
10 出力する。この例では、0V以上、50V以下の範囲で振幅変調する。

これにより、例えば図40に示すように、第1サブフィールド S_{F1} の電荷蓄積期間 T_d では、全ての電子放出素子12の上部電極42に0Vが印加され、第2サブフィールド S_{F2} の電荷蓄積期間 T_d では、全ての電子放出素子12の上部電極42に2.5Vが印加され、第 m サブフィールド S_{Fm} の電荷蓄積期間 T_d
15 では、全ての電子放出素子12の上部電極42に50Vが印加される。

従って、第1サブフィールド S_{F1} の電荷蓄積期間 T_d では、全ての電子放出素子12に-70Vが印加され、第2サブフィールド S_{F2} の電荷蓄積期間 T_d では、全ての電子放出素子12に-45Vが印加され、第 m サブフィールド S_{Fm} の電荷蓄積期間 T_d では、全ての電子放出素子12に-20Vが印加されること
20 となる。

一方、各サブフィールド S_{F1} 、 S_{F2} 、 \dots 、 S_{Fm} の発光期間 T_h においては、信号制御回路26の制御によって、選択状態の画素のうち、ON対象の画素に対するパルス信号 S_{p5} の電圧を200Vに振幅変調し、OFF対象の画素に対するパルス信号 S_{p5} の電圧を100Vに振幅変調してそれぞれ画素信号
25 S_d として出力する。

これにより、図41に示すように、各サブフィールド S_{F1} 、 S_{F2} 、 \dots 、 S_{Fm} の発光期間 T_h では、ON対象の画素に対応する電子放出素子12に200Vが印加され、OFF対象の画素に対応する電子放出素子12に100Vが印加されることになる。非選択状態の電子放出素子12には、0V又は100V

が印加される。

具体的に、図40に基づいて、第1サブフィールドSF1と第2サブフィールドSF2のみで考えた場合、第1サブフィールドSF1の輝度レベルを例えば64とし、第2サブフィールドSF2の輝度レベルを32としたとき、1行1列の画素では、第1サブフィールドSF1がON状態、第2サブフィールドSF2がOFF状態であるから、その輝度レベルは64となる。2行1列の画素では、第1サブフィールドSF1がON状態、第2サブフィールドSF2がON状態であるから、その輝度レベルは $64 + 32 = 96$ となる。同様に、n行1列の画素では、第1サブフィールドSF1がOFF状態、第2サブフィールドSF2がON状態であるから、その輝度レベルは32となる。

このように、サブフィールド単位に、電荷蓄積期間Tdにおいて、全ての電子放出素子12に、当該サブフィールドの輝度レベルに応じた電子を蓄積し、発光期間Thにおいて、ON（発光）とすべき画素に対応する蓄積されていた電子を放出して蛍光発光させることで、透明板60の表面から動画像あるいは静止画像が表示されることになる。

次に、第7の駆動方法について図42及び図43を参照しながら説明する。この第7の駆動方法は、図42に示すように、上述した第2の駆動方法と同様にサブフィールドの概念を取り入れている。各サブフィールドSF1、SF2、・・・、SFmの時間的長さは同じにしてある。また、最初のサブフィールド（第1サブフィールドSF1）に割り当てられる輝度レベルが最も高く、サブフィールドの経過毎に輝度レベルが低下するように設定される。

そして、この第7の駆動方法は、電荷蓄積期間Tdに、全ての電子放出素子12に一定の電圧を印加して、全ての電子放出素子12に一定量の電荷を蓄積させ、次の発光期間Thに、全ての電子放出素子12を走査して、ON対象の電子放出素子12に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた電圧を印加することにより、ON対象の画素に対応した複数の電子放出素子12からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、ON対象の画素を発光させるというものであり、いわゆるパルス数変調方式と振幅変調方式（発光期間Thの電圧の振幅変調）との複合方

式を採用している。

この第7の駆動方法では、図38に示す信号供給回路102を利用することができ、この場合、振幅変調回路106は、図43にも示すように、電荷蓄積期間 T_d において、信号制御回路26の制御によって、パルス生成回路104からの基準電圧をそのまま出力する。発光期間 T_h においては、信号制御回路26の制御によって、選択状態の画素のうち、ON対象の画素に対するパルス信号 S_{p5} の電圧を、現在のサブフィールドの輝度レベルに応じて110V以上、200V以下の範囲で振幅変調し、OFF対象の画素に対するパルス信号 S_{p5} の電圧を例えば100Vに振幅変調して、それぞれ画素信号 S_d として出力する。

- 10 これによって、図42にも示すように、電荷蓄積期間 T_d においては、全ての電子放出素子12に対して-70Vが印加され、全ての電子放出素子12において一定量の電荷（電子）が蓄積される。

- そして、次の発光期間 T_h においては、図43に示すように、選択状態の画素のうち、ON対象の画素に対応する電子放出素子12には現在のサブフィールドの輝度レベルに応じて110V以上、200V以下の電圧が印加され、OFF対象の画素に対応する電子放出素子12には、100Vが印加されることになる。
- 15 例えば、図42に示すように、第1サブフィールド S_{F1} の発光期間 T_h では、ON対象の画素に対応する電子放出素子12に200Vが印加され、第2サブフィールド S_{F2} の発光期間 T_h では、ON対象の画素に対応する電子放出素子12に155Vが印加され、第 m サブフィールド S_{Fm} の発光期間 T_h では、ON対象の画素に対応する電子放出素子12に110Vが印加される。また、非選択状態の画素に対応する電子放出素子12には、10V以上、100V以下の電圧が印加される。

- このように、サブフィールド単位に、電荷蓄積期間 T_d において、ON（発光）とすべき画素に対応する電子放出素子12に一定量の電子を蓄積し、発光期間 T_h において、当該サブフィールドの輝度レベルに応じた電圧を印加することにより、蓄積されていた電子を放出して蛍光発光させることで、透明板60の表面から動画像あるいは静止画像が表示されることになる。
- 25

次に、第8の駆動方法について図44及び図45を参照しながら説明する。こ

の第8の駆動方法は、図44に示すように、上述した第4の駆動方法と同様にリニアサブフィールドの概念を取り入れている。各リニアサブフィールドLSF1、LSF2、・・・、LSFmの時間的長さ、輝度レベルはそれぞれ同じに設定してある。

- 5 この第8の駆動方法は、電荷蓄積期間Tdに、全ての電子放出素子12に対して一定の電圧を印加して、当該リニアサブフィールドにおいてON対象の電子放出素子12にそれぞれ一定量の電荷を蓄積させ、次の発光期間Thに、全ての電子放出素子12を走査して、当該リニアサブフィールドにおいてON対象の電子放出素子12に対してそれぞれ一定の電圧を印加することにより、当該リニアサブフィールドにおいてON対象の画素に対応した複数の電子放出素子12から一定量の電子を放出させて、ON対象の画素を発光させるというものであり、いわゆるパルス数変調方式を採用している。
- 10

この第8の駆動方法でも、図38に示す信号供給回路102を利用することができ、この場合、振幅変調回路106は、電荷蓄積期間Tdにおいて、信号制御回路26の制御によって、パルス生成回路104からの基準電圧をそのまま出力する。発光期間Thにおいては、信号制御回路26の制御によって、選択状態の画素のうち、ON対象の画素に対するパルス信号Sp5の電圧を例えば200Vに振幅変調し、OFF対象の画素に対するパルス信号Sp5の電圧を例えば100Vに振幅変調して、それぞれ画素信号Sdとして出力する。

15

- 20 これによって、図45にも示すように、電荷蓄積期間Tdにおいては、全ての電子放出素子12に対して-70Vが印加され、全ての電子放出素子12において一定量の電荷（電子）が蓄積される。

そして、次の発光期間Thにおいては、図45に示すように、選択状態の画素のうち、ON対象の画素に対応する電子放出素子12には200Vの電圧が印加され、OFF対象の画素に対応する電子放出素子12には100Vが印加されることになる。また、非選択状態の画素に対応する電子放出素子12には、0V又は100Vが印加される。

25

そして、各画素においては、対応する輝度レベルに応じて、連続的に各リニアサブフィールドLSF1、LSF2、・・・、LSFmでの発光期間Thにおい

てON状態とされ、残りのリニアサブフィールドの各発光期間 T_h においてOFF状態とされる。

例えば、図44に示すように、1行1列の画素が輝度レベル「64」であれば、該画素に対応する電子放出素子12は、輝度レベル「64」に応じて数の連続したリニアサブフィールドにおける各発光期間 T_h において200Vが印加され、各発光期間 T_h において発光されることになる。2行1列の画素が輝度レベル「32」であれば、該画素に対応する電子放出素子12は、輝度レベル「32」に応じて数（輝度レベル「64」に対応した数の半分の数）の連続したリニアサブフィールドにおける各発光期間 T_h において200Vが印加され、各発光期間 T_h において発光されることになる。以下同様に、 n 行1列の画素が輝度レベル「8」であれば、該画素に対応する電子放出素子12は、輝度レベル「8」に応じて数（輝度レベル「64」に対応した数の $1/8$ の数）の連続したリニアサブフィールドにおける各発光期間 T_h において200Vが印加され、各発光期間 T_h において発光されることになる。

このように、リニアサブフィールド単位に、電荷蓄積期間 T_d において、全ての電子放出素子12に一定量の電子を蓄積し、発光期間 T_h に、ON（発光）とすべき画素に対応する電子放出素子12に一定の電圧を印加することにより、蓄積されていた電子を放出して蛍光発光させることで、透明板60の表面から動画像あるいは静止画像が表示されることになる。

上述したように、本実施の形態に係る表示装置10においては、電荷蓄積期間 T_d に、全ての電子放出素子12に必要な電荷を蓄積し、その後の発光期間 T_h に、全ての電子放出素子12に対して電子放出に必要な電圧を印加して、ON対象の画素に対応した複数の電子放出素子12から電子を放出させて、ON対象の画素を発光させるようにしている。

通常、電子放出素子12で画素を構成した場合、画素を発光させるには、電子放出素子12に高電圧を印加する必要がある。そのことから、画素への走査時に電荷を蓄積してさらに発光を行わせる場合、1つの画像を表示させる期間（例えば1フレーム）にわたって高電圧を印加する必要があり、消費電力が大きくなるという問題がある。また、各電子放出素子12を選択し、画素信号 S_d を供給す

る回路も高電圧に対応した回路にする必要がある。

しかし、この実施の形態では、全ての電子放出素子 12 に電荷を蓄積した後に、全ての電子放出素子 12 に電圧を印加して、ON 対象の電子放出素子 12 に対応する画素を発光させるというものである。

5 従って、全ての電子放出素子 12 に電子放出のための電圧（放出電圧）を印加する期間 T_h は、当然に、1 フレームよりも短くなり、しかも、図 14 A 及び図 14 B に示す第 1 の実験例からもわかるように、放出電圧の印加期間を短くすることができることから、画素への走査時に電荷の蓄積と発光とを行わせる場合と比して消費電力を大幅に低減させることができる。

10 また、電子放出素子 12 に電荷を蓄積する期間 T_d と、ON 対象の画素に対応する電子放出素子 12 から電子放出させる期間 T_h とを分離したため、各電子放出素子 12 にそれぞれ輝度レベルに応じた電圧を印加するための回路の低電圧駆動を図ることができる。

また、画像に応じた画素信号 S_d 及び電荷蓄積期間 T_d の選択信号 S_s / 非選択信号 S_n は、行又は列毎に駆動する必要があるが、上述した実施の形態にみられるように、駆動電圧は数 10 ボルトでよいため、蛍光表示管等で使用される安価な多出力ドライバを使用することができる。一方、発光期間 T_h においては、電子を十分に放出させる電圧は、前記駆動電圧よりも大きくなる可能性があるが、全て ON 対象の画素を一括して駆動すればよいため、多出力の回路部品を必要
15 としない。例えば高耐圧のディスクリート部品で構成した 1 出力だけの駆動回路があればよいため、コスト的に安価で済む上に、回路規模も小さく済むという利点がある。

本実施の形態に係る表示装置 10 は、表示装置 10 としての用途のほか、電子線照射装置、光源、LED の代替用途、電子部品製造装置、電子回路部品に適用
25 することができる。

電子線照射装置における電子線は、現在普及している紫外線照射装置における紫外線に比べ、高エネルギーで吸収性能に優れる。適用例としては、半導体装置では、ウェハを重ねる際における絶縁膜を固化する用途、印刷の乾燥では、印刷インキをむらなく硬化する用途や、医療機器をパッケージに入れたまま殺菌す

る用途等がある。

光源としての用途は、高輝度、高効率仕様向けであって、例えば超高圧水銀ランプ等が使用されるプロジェクタの光源用途等がある。光源に適用した場合、小型化、長寿命、高速点灯、水銀フリーによる環境負荷低減という特徴を有する。

- 5 LEDの代替用途としては、屋内照明、自動車用ランプ、信号機等の面光源用途や、チップ光源、信号機、携帯電話向けの小型液晶ディスプレイのバックライト等がある。

- 10 電子部品製造装置の用途としては、電子ビーム蒸着装置等の成膜装置の電子ビーム源、プラズマCVD装置におけるプラズマ生成用（ガス等の活性化用）電子源、ガス分解用途の電子源等がある。また、テラHz駆動の高速スイッチング素子、大電流出力素子といった真空マイクロデバイス用途もある。その他、プリンタ用部品、つまり、蛍光体との組み合わせにより感光ドラムを感光させる発光デバイスや、誘電体を帯電させるための電子源としても好ましく用いられる。

- 15 電子回路部品としては、大電流出力化、高増幅率化が可能であることから、スイッチ、リレー、ダイオード等のデジタル素子、オペアンプ等のアナログ素子への用途がある。

また、図9及び図10等に示すように、コレクタ電極62に蛍光体64を塗布して表示装置10の画素として構成した場合、以下のような効果を奏することができる。

- 20 (1) CRTと比して超薄型（パネルの厚み＝数mm）にすることができる。
 (2) 蛍光体64による自然発光のため、LCD（液晶表示装置）やLED（発光ダイオード）と比してほぼ180°の広視野角を得ることができる。
 (3) 面電子源を利用しているため、CRTと比して画像歪みがない。
 (4) LCDと比して高速応答が可能であり、 μsec オーダーの高速応答で残
25 像のない動画表示が可能となる。
 (5) 40インチ換算で100W程度であり、CRT、PDP（プラズマディスプレイ）、LCD及びLEDと比して低消費電力である。
 (6) PDPやLCDと比して動作温度範囲が広い（-40～+85℃）。ちなみに、LCDは低温で応答速度が低下する。

(7) 大電流出力による蛍光体の励起が可能であるため、従来のFED方式のディスプレイと比して高輝度化が可能である。

(8) 圧電体材料の分極反転特性及び膜厚により駆動電圧を制御可能であるため、従来のFED方式のディスプレイと比して低電圧駆動が可能である。

5 このような種々の効果から、以下に示すように、様々なディスプレイ用途を実現させることができる。

(1) 高輝度化と低消費電力化が実現できるという面から、30～60インチディスプレイのホームユース（テレビジョン、ホームシアター）やパブリックユース（待合室、カラオケ等）に最適である。

10 (2) 高輝度化、大画面、フルカラー、高精細度が実現できるという面から、顧客吸引力（この場合、視覚的な注目）に効果が大であり、横長、縦長等の異形状ディスプレイや、展示会での使用、情報案内板用のメッセージボードに最適である。

(3) 高輝度化、蛍光体励起に伴う広視野角化、真空モジュール化に伴う広い動作温度範囲が実現できるという面から、車載用ディスプレイに最適である。車載用ディスプレイとしての仕様は、15：9等の横長8インチ（画素ピッチ0.14mm）、動作温度が-30～+85℃、斜視方向で500～600cd/m²が必要である。

15

また、上述の種々の効果から、以下に示すように、様々な光源用途を実現させることができる。

20

(1) 高輝度化、低消費電力化が実現できるという面から、輝度仕様として2000ルーメンが必要なプロジェクタ用の光源に最適である。

(2) 高輝度二次元アレー光源を容易に実現できることと、動作温度範囲が広く、屋外環境でも発光効率に変化がないことから、LEDの代替用途として有望である。例えば信号機等の二次元アレーLEDモジュールの代替として最適である。

25

なお、LEDは、25℃以上で許容電流が低下し、低輝度となる。

なお、本発明に係る表示装置及びその駆動方法は、上述の実施の形態に限らず、本発明の要旨を逸脱することなく、種々の構成を採り得ることはもちろんである。

請求の範囲：

1. 複数の画素に応じて配列された複数の電子放出素子を有し、各電子放出素子からの電子放出によって画像表示を行う表示装置において、
 - 5 第1の期間に、全ての前記電子放出素子に必要な電荷を蓄積し、
前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して電子放出に必要な電圧を印加して、発光対象の画素に対応した複数の電子放出素子から電子を放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。
- 10 2. 請求項1記載の表示装置において、
全ての電子放出素子を走査して各電子放出素子に必要な電圧を印加する駆動回路を有し、
1枚の画像の表示期間を1フレームとしたとき、該1フレーム内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、
 - 15 前記駆動回路は、
前記第1の期間に、全ての前記電子放出素子を走査して、発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた蓄積電圧を印加し、前記第1の期間後の第2の期間に、全ての電子放出素子に一定の放出電圧を印加するように駆動制御し、
- 20 前記第1の期間に、前記発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた量の電荷を蓄積させ、
前記第2の期間に、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ対応する画素の輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。
- 25 3. 請求項2記載の表示装置において、
前記駆動回路は、
パルス振幅が一定のパルス信号を生成するパルス生成回路と、
前記第1の期間に、前記パルス信号を振幅変調して前記蓄積電圧を生成する振

幅変調回路とを有することを特徴とする表示装置。

4. 請求項2記載の表示装置において、

前記駆動回路は、

- 5 前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成するパルス生成回路と、

前記第1の期間に、前記パルス信号をパルス幅変調して前記蓄積電圧を生成するパルス幅変調回路とを有することを特徴とする表示装置。

- 10 5. 請求項1記載の表示装置において、

全ての電子放出素子を走査して各電子放出素子に必要な電圧を印加する駆動回路を有し、

1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における1つの前記分割期

- 15 間を1つのサブフィールドとしたとき、該1つのサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、

前記駆動回路は、

前記第1の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に一定の蓄積電圧を印加し、前記第1の期間後の第2の期間に、全ての

- 20 前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた放出電圧を印加するように駆動制御し、

前記第1の期間に、前記発光対象の前記電子放出素子に一定量の電荷を蓄積させ、

- 25 前記第2の期間に、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。

6. 請求項5記載の表示装置において、

前記駆動回路は、

パルス振幅が一定のパルス信号を生成するパルス生成回路と、

前記第 2 の期間に、前記パルス信号を振幅変調して前記放出電圧を生成する振幅変調回路とを有することを特徴とする表示装置。

- 5 7. 請求項 5 記載の表示装置において、

前記駆動回路は、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成するパルス生成回路と、

- 10 前記第 2 の期間に、前記パルス信号をパルス幅変調して前記放出電圧を生成するパルス幅変調回路とを有することを特徴とする表示装置。

8. 請求項 1 記載の表示装置において、

全ての電子放出素子を走査して各電子放出素子に必要な電圧を印加する駆動回路を有し、

- 15 1 枚の画像の表示期間を 1 フレームとし、該 1 フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における 1 つの前記分割期間を 1 つのサブフィールドとしたとき、該 1 つのサブフィールド内に 1 つの前記第 1 の期間と、 1 つの前記第 2 の期間が含まれている場合に、

前記駆動回路は、

- 20 前記第 1 の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた蓄積電圧を印加し、前記第 1 の期間後の第 2 の期間に、全ての前記電子放出素子に対して一定の放出電圧を印加するように駆動制御し、

- 25 前記第 1 の期間に、前記発光対象の前記電子放出素子にそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電荷を蓄積させ、

前記第 2 の期間に、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。

9. 請求項8記載の表示装置において、
前記駆動回路は、
パルス振幅が一定のパルス信号を生成するパルス生成回路と、
前記第1の期間に、前記パルス信号を振幅変調して前記蓄積電圧を生成する振
5 幅変調回路とを有することを特徴とする表示装置。

10. 請求項8記載の表示装置において、
前記駆動回路は、
前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分
10 の波形が連続的にレベルが変化するパルス信号を生成するパルス生成回路と、
前記第1の期間に、前記パルス信号をパルス幅変調して前記蓄積電圧を生成す
るパルス幅変調回路とを有することを特徴とする表示装置。

11. 請求項1記載の表示装置において、
15 全ての電子放出素子を走査して各電子放出素子に必要な電圧を印加する駆動回
路を有し、

- 1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これ
ら複数の分割期間の輝度レベルがそれぞれ同じ場合における1つの前記分割期間
を1つのリニアサブフィールドとしたとき、該1つのリニアサブフィールド内に
20 1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、

- 前記駆動回路は、
前記第1の期間に、全ての前記電子放出素子を走査して、当該リニアサブフイ
ールドにおいて発光対象の前記電子放出素子に対してそれぞれ一定の蓄積電圧を
印加し、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して一
25 定の放出電圧を印加するように制御し、

前記第1の期間に、当該リニアサブフィールドにおいて発光対象の前記電子放
出素子にそれぞれ一定量の電荷を蓄積させ、

前記第2の期間に、当該リニアサブフィールドにおいて発光対象の画素に対応
した前記複数の電子放出素子から一定量の電子を放出させて、前記発光対象の画

素を発光させることを特徴とする表示装置。

1 2. 請求項 1 1 記載の表示装置において、

前記駆動回路は、

5 バルス振幅が一定のパルス信号を生成するパルス生成回路と、

前記第 1 の期間に、前記パルス信号を振幅変調して前記蓄積電圧を生成する振幅変調回路とを有することを特徴とする表示装置。

1 3. 請求項 1 1 記載の表示装置において、

10 前記駆動回路は、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成するパルス生成回路と、

前記第 1 の期間に、前記パルス信号をパルス幅変調して前記蓄積電圧を生成するパルス幅変調回路とを有することを特徴とする表示装置。

15

1 4. 請求項 1 記載の表示装置において、

全ての電子放出素子を走査して各電子放出素子に必要な電圧を印加する駆動回路を有し、

1 枚の画像の表示期間を 1 フレームとしたとき、該 1 フレーム内に 1 つの前記
20 第 1 の期間と、 1 つの前記第 2 の期間が含まれている場合に、

前記駆動回路は、

前記第 1 の期間に、全ての前記電子放出素子に一定の蓄積電圧を印加し、前記第 1 の期間後の第 2 の期間に、全ての前記電子放出素子を走査して、発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じ

25 た放出電圧を印加するように駆動制御し、

前記第 1 の期間に、全ての前記電子放出素子に一定量の電荷を蓄積させ、

前記第 2 の期間に、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ対応する画素の輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。

15. 請求項14記載の表示装置において、
前記駆動回路は、
パルス振幅が一定のパルス信号を生成するパルス生成回路と、
前記第2の期間に、前記パルス信号を振幅変調して前記放出電圧を生成する振
幅変調回路とを有することを特徴とする表示装置。

16. 請求項14記載の表示装置において、
前記駆動回路は、
前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分
の波形が連続的にレベルが変化するパルス信号を生成するパルス生成回路と、
前記第2の期間に、前記パルス信号をパルス幅変調して前記放出電圧を生成す
るパルス幅変調回路とを有することを特徴とする表示装置。

17. 請求項1記載の表示装置において、
全ての電子放出素子を走査して各電子放出素子に必要な電圧を印加する駆動回
路を有し、

1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これ
ら複数の分割期間の輝度レベルがそれぞれ異なる場合における1つの前記分割期
間を1つのサブフィールドとしたとき、該1つのサブフィールド内に1つの前記
第1の期間と、1つの前記第2の期間が含まれている場合に、

前記駆動回路は、
前記第1の期間に、全ての前記電子放出素子に対してそれぞれ当該サブフィー
ルドに割り当てられた輝度レベルに応じた蓄積電圧を印加し、前記第1の期間後
の第2の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出
素子に一定の放出電圧を印加するように駆動制御し、

前記第1の期間に、全ての前記電子放出素子にそれぞれ当該サブフィールドに
割り当てられた輝度レベルに応じた量の電荷を蓄積させ、

前記第2の期間に、前記発光対象の画素に対応した前記複数の電子放出素子か
らそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を

放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。

18. 請求項17記載の表示装置において、

前記駆動回路は、

5 パルス振幅が一定のパルス信号を生成するパルス生成回路と、

前記第1の期間に、前記パルス信号を振幅変調して前記蓄積電圧を生成する振幅変調回路とを有することを特徴とする表示装置。

19. 請求項17記載の表示装置において、

10 前記駆動回路は、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成するパルス生成回路と、

前記第1の期間に、前記パルス信号をパルス幅変調して前記蓄積電圧を生成するパルス幅変調回路とを有することを特徴とする表示装置。

15

20. 請求項1記載の表示装置において、

全ての電子放出素子を走査して各電子放出素子に必要な電圧を印加する駆動回路を有し、

1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における1つの前記分割期間を1つのサブフィールドとしたとき、該1つのサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、

前記駆動回路は、

25 前記第1の期間に、全ての前記電子放出素子に一定の蓄積電圧を印加し、前記第1の期間後の第2の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた放出電圧を印加するように駆動制御し、

前記第1の期間に、全ての前記電子放出素子に一定量の電荷を蓄積させ、

前記第2の期間に、前記発光対象の画素に対応した前記複数の電子放出素子か

らそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。

21. 請求項20記載の表示装置において、

5 前記駆動回路は、

パルス振幅が一定のパルス信号を生成するパルス生成回路と、

前記第2の期間に、前記パルス信号を振幅変調して前記放出電圧を生成する振幅変調回路とを有することを特徴とする表示装置。

10 22. 請求項20記載の表示装置において、

前記駆動回路は、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成するパルス生成回路と、

15 前記第2の期間に、前記パルス信号をパルス幅変調して前記放出電圧を生成するパルス幅変調回路とを有することを特徴とする表示装置。

23. 請求項1記載の表示装置において、

全ての電子放出素子を走査して各電子放出素子に必要な電圧を印加する駆動回路を有し、

20 1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ同じ場合における1つの前記分割期間を1つのリニアサブフィールドとしたとき、該1つのリニアサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、

前記駆動回路は、

25 前記第1の期間に、全ての前記電子放出素子に対して一定の蓄積電圧を印加し、前記第1の期間後の第2の期間に、全ての前記電子放出素子を走査して、当該リニアサブフィールドにおいて発光対象の前記電子放出素子に対してそれぞれ一定の放出電圧を印加するように駆動制御し、

前記第1の期間に、当該リニアサブフィールドにおいて発光対象の前記電子放

出素子にそれぞれ一定量の電荷を蓄積させ、

前記第2の期間に、当該二次元サブフィールドにおいて発光対象の画素に対応した前記複数の電子放出素子から一定量の電子を放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。

5

24. 請求項23記載の表示装置において、

前記駆動回路は、

パルス振幅が一定のパルス信号を生成するパルス生成回路と、

前記第2の期間に、前記パルス信号を振幅変調して前記放出電圧を生成する振幅変調回路とを有することを特徴とする表示装置。

10

25. 請求項23記載の表示装置において、

前記駆動回路は、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成するパルス生成回路と、

15

前記第2の期間に、前記パルス信号をパルス幅変調して前記放出電圧を生成するパルス幅変調回路とを有することを特徴とする表示装置。

26. 請求項1記載の表示装置において、

前記電子放出素子は、一方向への電界の印加によって電子が蓄積された状態（第1の状態）に変化し、前記第1の状態から他方向への電界の印加によって電子が放出される状態（第2の状態）に変化する特性を有する場合に、

20

前記駆動回路は、非選択状態にある電子放出素子に対して、前記第1の状態となる電圧から前記第2の状態の直前の状態となる電圧までの間に含まれる任意の電圧を印加するように制御することを特徴とする表示装置。

25

27. 複数の画素に応じて配列された複数の電子放出素子を有し、各電子放出素子からの電子放出によって画像表示を行う表示装置の駆動方法において、

第1の期間に、全ての前記電子放出素子に必要な電荷を蓄積させるステップと

前記第 1 の期間後の第 2 の期間に、全ての前記電子放出素子に対して電子放出に必要な電圧を印加して、発光対象の画素に対応した複数の電子放出素子から電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

28. 請求項 27 記載の表示装置の駆動方法において、

1 枚の画像の表示期間を 1 フレームとしたとき、該 1 フレーム内に 1 つの前記第 1 の期間と、 1 つの前記第 2 の期間が含まれている場合に、

10 前記第 1 の期間に、全ての前記電子放出素子を走査して、発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた蓄積電圧を印加することにより、前記発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた量の電荷を蓄積させるステップと、

15 前記第 1 の期間後の第 2 の期間に、全ての電子放出素子に一定の放出電圧を印加して、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ対応する画素の輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

29. 請求項 28 記載の表示装置の駆動方法において、

20 パルス振幅が一定のパルス信号を生成し、

前記第 1 の期間に、前記パルス信号を振幅変調して前記蓄積電圧を生成することを特徴とする表示装置の駆動方法。

30. 請求項 28 記載の表示装置の駆動方法において、

25 前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、

前記第 1 の期間に、前記パルス信号をパルス幅変調して前記蓄積電圧を生成することを特徴とする表示装置の駆動方法。

3 1. 請求項 2 7 記載の表示装置の駆動方法において、

1 枚の画像の表示期間を 1 フレームとし、該 1 フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における 1 つの前記分割期間を 1 つのサブフィールドとしたとき、該 1 つのサブフィールド内に 1 つの前記

5 第 1 の期間と、1 つの前記第 2 の期間が含まれている場合に、

前記第 1 の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に一定の蓄積電圧を印加することにより、前記発光対象の前記電子放出素子に一定量の電荷を蓄積させるステップと、

10 前記第 1 の期間後の第 2 の期間に、全ての前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた放出電圧を印加して、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

15

3 2. 請求項 3 1 記載の表示装置の駆動方法において、

パルス振幅が一定のパルス信号を生成し、

前記第 2 の期間に、前記パルス信号を振幅変調して前記放出電圧を生成することを特徴とする表示装置の駆動方法。

20

3 3. 請求項 3 1 記載の表示装置の駆動方法において、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、

25 前記第 2 の期間に、前記パルス信号をパルス幅変調して前記放出電圧を生成することを特徴とする表示装置の駆動方法。

3 4. 請求項 2 7 記載の表示装置の駆動方法において、

1 枚の画像の表示期間を 1 フレームとし、該 1 フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における 1 つの前記分割期

間を1つのサブフィールドとしたとき、該1つのサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、

- 5 前記第1の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた蓄積電圧を印加することにより、前記発光対象の前記電子放出素子にそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電荷を蓄積させるステップと、

- 10 前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して一定の放出電圧を印加して、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

35. 請求項34記載の表示装置の駆動方法において、
15 パルス振幅が一定のパルス信号を生成し、
前記第1の期間に、前記パルス信号を振幅変調して前記蓄積電圧を生成することを特徴とする表示装置の駆動方法。

36. 請求項34記載の表示装置の駆動方法において、
20 前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、
前記第1の期間に、前記パルス信号をパルス幅変調して前記蓄積電圧を生成することを特徴とする表示装置の駆動方法。

- 25 37. 請求項27記載の表示装置の駆動方法において、
1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ同じ場合における1つの前記分割期間を1つのリニアサブフィールドとしたとき、該1つのリニアサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、

前記第1の期間に、全ての前記電子放出素子を走査して、当該リニアサブフィールドにおいて発光対象の前記電子放出素子に対してそれぞれ一定の蓄積電圧を印加することにより、当該リニアサブフィールドにおいて発光対象の前記電子放出素子にそれぞれ一定量の電荷を蓄積させるステップと、

- 5 前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して一定の放出電圧を印加して、当該リニアサブフィールドにおいて発光対象の画素に対応した前記複数の電子放出素子から一定量の電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

- 10 38. 請求項37記載の表示装置の駆動方法において、
パルス振幅が一定のパルス信号を生成し、
前記第1の期間に、前記パルス信号を振幅変調して前記蓄積電圧を生成することを特徴とする表示装置の駆動方法。

- 15 39. 請求項37記載の表示装置の駆動方法において、
前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、
前記第1の期間に、前記パルス信号をパルス幅変調して前記蓄積電圧を生成することを特徴とする表示装置の駆動方法。

20

40. 請求項27記載の表示装置の駆動方法において、
1枚の画像の表示期間を1フレームとしたとき、該1フレーム内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、
前記第1の期間に、全ての前記電子放出素子に一定の蓄積電圧を印加して、
25 全ての前記電子放出素子に一定量の電荷を蓄積させるステップと、
前記第1の期間後の第2の期間に、全ての前記電子放出素子を走査して、発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた放出電圧を印加することにより、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ対応する画素の輝度レベルに応じた量の電子を放

出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

4 1. 請求項 4 0 記載の表示装置の駆動方法において、

5 パルス振幅が一定のパルス信号を生成し、

前記第 2 の期間に、前記パルス信号を振幅変調して前記放出電圧を生成することを特徴とする表示装置の駆動方法。

4 2. 請求項 4 0 記載の表示装置の駆動方法において、

10 前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、

前記第 2 の期間に、前記パルス信号をパルス幅変調して前記放出電圧を生成することを特徴とする表示装置の駆動方法。

15 4 3. 請求項 2 7 記載の表示装置の駆動方法において、

1 枚の画像の表示期間を 1 フレームとし、該 1 フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における 1 つの前記分割期間を 1 つのサブフィールドとしたとき、該 1 つのサブフィールド内に 1 つの前記第 1 の期間と、 1 つの前記第 2 の期間が含まれている場合に、

20 前記第 1 の期間に、全ての前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた蓄積電圧を印加して、全ての前記電子放出素子にそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電荷を蓄積させるステップと、

25 前記第 1 の期間後の第 2 の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に一定の放出電圧を印加することにより、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法、

44. 請求項43記載の表示装置の駆動方法において、

パルス振幅が一定のパルス信号を生成し、

前記第1の期間に、前記パルス信号を振幅変調して前記蓄積電圧を生成することを特徴とする表示装置の駆動方法。

5

45. 請求項43記載の表示装置の駆動方法において、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、

10 前記第1の期間に、前記パルス信号をパルス幅変調して前記蓄積電圧を生成することを特徴とする表示装置の駆動方法。

46. 請求項27記載の表示装置の駆動方法において、

1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における1つの前記分割期間を1つのサブフィールドとしたとき、該1つのサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、

前記第1の期間に、全ての前記電子放出素子に一定の蓄積電圧を印加して、全ての前記電子放出素子に一定量の電荷を蓄積させるステップと、

20 前記第1の期間後の第2の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた放出電圧を印加することにより、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

25

47. 請求項46記載の表示装置の駆動方法において、

パルス振幅が一定のパルス信号を生成し、

前記第2の期間に、前記パルス信号を振幅変調して前記放出電圧を生成することを特徴とする表示装置の駆動方法。

48. 請求項46記載の表示装置の駆動方法において、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、

前記第2の期間に、前記パルス信号をパルス幅変調して前記放出電圧を生成することを特徴とする表示装置の駆動方法。

49. 請求項27記載の表示装置の駆動方法において、

1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ同じ場合における1つの前記分割期間を1つのリニアサブフィールドとしたとき、該1つのリニアサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、

前記第1の期間に、全ての前記電子放出素子に対して一定の蓄積電圧を印加して、当該リニアサブフィールドにおいて発光対象の前記電子放出素子にそれぞれ一定量の電荷を蓄積させるステップと、

前記第1の期間後の第2の期間に、全ての前記電子放出素子を走査して、当該リニアサブフィールドにおいて発光対象の前記電子放出素子に対してそれぞれ一定の放出電圧を印加することにより、当該リニアサブフィールドにおいて発光対象の画素に対応した前記複数の電子放出素子から一定量の電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

50. 請求項49記載の表示装置の駆動方法において、

パルス振幅が一定のパルス信号を生成し、

前記第2の期間に、前記パルス信号を振幅変調して前記放出電圧を生成することを特徴とする表示装置の駆動方法。

51. 請求項49記載の表示装置の駆動方法において、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、

前記第 2 の期間に、前記パルス信号をパルス幅変調して前記放出電圧を生成することを特徴とする表示装置の駆動方法。

5 2. 請求項 2 7 記載の表示装置の駆動方法において、

- 5 前記電子放出素子は、一方向への電界の印加によって電子が蓄積された状態（第 1 の状態）に変化し、前記第 1 の状態から他方向への電界の印加によって電子が放出される状態（第 2 の状態）に変化する特性を有する場合に、

非選択状態にある電子放出素子に対して、前記第 1 の状態となる電圧から前記第 2 の状態の直前の状態となる電圧までの間に含まれる任意の電圧を印加するよ

- 10 うに駆動制御することを特徴とする表示装置の駆動方法。

- 1枚の画像の表示期間を1フレームとしたとき、該1フレーム内に1つの電荷蓄積期間と1つの発光期間が含まれている場合に、電荷蓄積期間に、全ての電子放出素子を走査して、ON対象（発光対象）の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた電圧を印加することにより、ON対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた量の電荷（電子）を蓄積させ、次の発光期間に、全ての電子放出素子に一定の電圧を印加して、ON対象の画素に対応した複数の電子放出素子からそれぞれ対応する画素の輝度レベルに応じた量の電子を放出させて、ON対象の画素を発光させる。